

(19)日本国特許庁(JP)

(12)公開特許公報(A)

(11)特許出願公開番号
特開2022-131304
(P2022-131304A)
 令和4年9月7日(2022.9.7)

(43)公開日

(51)Int. Cl. F I テーマコード(参考)
H 0 1 F 17/00 (2006.01) H O 1 F 17/00 Z 5 E 0 7 0
H 0 1 F 21/00 (2006.01) H O 1 F 21/00

審査請求 未請求 請求項の数 8 O L (全 15 頁)

(21)出願番号 特願2021-30176(P2021-30176)
 (22)出願日 令和3年2月26日(2021.2.26)

(71)出願人 505374783
 国立研究開発法人日本原子力研究開発機構
 茨城県那珂郡東海村大字舟石川765番地
 1
 (71)出願人 504157024
 国立大学法人東北大学
 宮城県仙台市青葉区片平二丁目1番1号
 (74)代理人 110000626
 弁理士法人英知国際特許商標事務所
 (72)発明者 家田 淳一
 茨城県那珂郡東海村大字白方2番地4 国
 立研究開発法人日本原子力研究開発機構
 原子力科学研究所内

最終頁に続く

(54)【発明の名称】 薄膜インダクタ素子及び薄膜可変インダクタ素子

(57)【要約】

【課題】

材料を選ぶ困難性が然程には高くなく、かつ、温度依存性も然程に高くない新しいタイプの創発電磁場を利用した薄膜インダクタ素子を提供することを目的とする。

【解決手段】

磁性体層と、非磁性体層又は反強磁性体層と、が積層された積層膜と、一対の電極を備え、

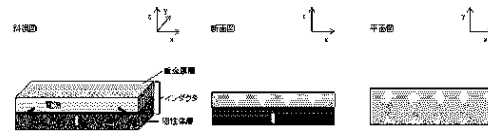
前記磁性体層と前記非磁性体層又は前記反強磁性体層は、積層方向と直交する方向で任意の形状で延伸され、かつ、前記積層方向の上下向きも任意であり、

前記磁性体層は、略一様な磁化構造を有しており、

前記一対の電極は、前記積層膜が延伸される両端に設けられ、交流電流ないしは高周波電流が印加される

ことを特徴とする薄膜インダクタ素子

【選択図】 図 1



【特許請求の範囲】**【請求項 1】**

磁性体層と、非磁性体層又は反強磁性体層と、が積層された積層膜と、一对の電極を備え、

前記磁性体層と前記非磁性体層又は前記反強磁性体層は、積層方向と直交する方向で任意の形状で延伸され、かつ、前記積層方向の上下向きも任意であり、

前記磁性体層は、略一様な磁化構造を有しており、

前記一对の電極は、前記積層膜が延伸される両端に設けられ、交流電流ないしは高周波電流が印加される

ことを特徴とする薄膜インダクタ素子。

10

【請求項 2】

前記非磁性体層は、スピン軌道トルクの発現に適した組成である

ことを特徴とする請求項 1 に記載の薄膜インダクタ素子。

【請求項 3】

前記スピン軌道トルクの発現に適した組成は、W, Ta, Pd, Pt, Irの元素から選択される重金属を含む

ことを特徴とする請求項 2 に記載の薄膜インダクタ素子。

【請求項 4】

前記反磁性体層は、スピン軌道トルクの発現に適した組成である

ことを特徴とする請求項 1 に記載の薄膜インダクタ素子。

20

【請求項 5】

前記スピン軌道トルクの発現に適した組成は、Cr, Mn, Fe, Co, Niからなる群より選ばれる第一の元素とRu, Rh, Pd, Ag, Os, Ir, Pt, Auからなる群より選ばれる第二の元素を含む合金である

ことを特徴とする請求項 4 に記載の薄膜インダクタ素子。

【請求項 6】

磁性体層と、非磁性体層又は反強磁性体層と、が積層された積層膜と、障壁層と、交流電流ないしは高周波電流印加用の一对の電極と、ゲート電極層を備え、

前記磁性体層と前記非磁性体層又は前記反強磁性体層は、積層方向と直交する方向で任意の形状で延伸され、かつ、前記積層方向の上下向きも任意であり、

30

前記磁性体層は、略一様な磁化構造を有しており、

前記一对の電極は、前記積層膜が延伸される両端に設けられ、交流電流ないしは高周波電流が印加され、

前記障壁層は、前記非磁性体層又は前記反強磁性体層側の面にさらに積層されるようにして設けられ、

前記ゲート電極層は、前記障壁層にさらに積層されるようにして設けられ、

前記ゲート電極層に正負のバイアスを印加することによってインダクタンス変調動作が実現される

ことを特徴とする薄膜可変インダクタ素子。

【請求項 7】

40

前記ゲート電極層は、前記積層方向に平行な面内において前記障壁層よりも小さい形状とされている

ことを特徴とする請求項 6 に記載の薄膜可変インダクタ素子。

【請求項 8】

磁性体層と、非磁性体層又は反強磁性体層と、が積層された積層膜と、交流電流ないしは高周波電流印加用の一对の電極と、前記積層膜を取り囲む薄膜コイルを備え、

前記磁性体層と前記非磁性体層又は前記反強磁性体層は、積層方向と直交する方向で任意の形状で延伸され、かつ、前記積層方向の上下向きも任意であり、

前記磁性体層は、略一様な磁化構造を有しており、

前記薄膜コイルのオンオフ及び/又は電流の向きを切り替えて外部磁場を制御すること

50

によってインダクタンス変調動作が実現される

ことを特徴とする薄膜可変インダクタ素子。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、薄膜インダクタ素子及び薄膜可変インダクタ素子に関する。

【背景技術】

【0002】

コイルに生じる誘導起電力を使い回路電流を一定に保つ素子としてインダクタ素子が知られている。変圧を行うためのトランスが第一の用途として想起される一方で、小型の電気機器や電気回路におけるフィルタ等の高周波回路としてもインダクタ素子は用いられる。携帯用通信端末等の各種電子機器で使用される回路素子には小型化・微細化が求められ、当然にインダクタ素子にも同様の要求仕様が生じる一方で、所望の機能特性を実現するためにインダクタ素子の強さであるインダクタンスには一定程度の大きさが求められることになる。しかし、インダクタンスは、コイルの巻き数の2乗およびコイル断面積に比例し、インダクタンス強さと小型化はトレードオフの関係にあるため、インダクタ素子の小型化には自ずと限界があった。

こうした中、電気機器や電気回路の小型化に必要なインダクタ素子の微細化に寄与するとの期待の下、近年、スピントロニクス技術に基づく創発電磁場によるインダクタ素子としての創発インダクタ (Emergent Inductor) の原理が解明され、実証にも成功している

。非特許文献1で開示される創発インダクタ (Emergent Inductor) は、従前からのインダクションコイルとの対比説明である図9が示すように、インダクタンス強さと小型化というトレードオフの関係を持たず、むしろ逆に、素子断面積がインダクタンスに反比例し、小型化する程にインダクタンスが大きくなるという性質を有する。このため、創発インダクタはダウンサイジングに大きく貢献するものと期待されている。

【先行技術文献】

【非特許文献】

【0003】

【非特許文献1】Tomoyuki Yokouchi, Fumitaka Kagawa, Max Hirschberger, Yoshichika Otani, Naoto Nagaosa & Yoshinori Tokura "Emergent electromagnetic induction in a helical spin magnet", Nature, Vol.586, 8 October 2020

【発明の概要】

【発明が解決しようとする課題】

【0004】

しかしながら、創発インダクタは、創発電磁場によるインダクタンスを発生するために、螺旋磁気構造 (図9参照) や横型コニカル磁気構造といった非共線的な磁気構造の形成が必須となる。非特許文献1では、 Gd_3RuAl_{12} を用いることで非共線的な磁気構造が形成されることが確認されている。しかし、 Gd_3RuAl_{12} は一般的な材料とは言い難いことから、創発インダクタは、その実現のために材料を選ぶことになるし、適正に材料を選択するという問題をクリアしても螺旋磁気構造を形成するためには結晶方位制御も必要となる。加えて、先行研究によれば、素子性能の温度依存性が高いことも判明している。このようなことから、創発インダクタには、実用化の面で、多くの課題が未だ山積している状況にある。

本発明は、これらの課題を解決するべく、材料を選ぶ困難性が然程に高くなく、かつ、温度依存性も然程には高くない新しいタイプの創発電磁場を利用した薄膜インダクタ素子を提供することを発明の課題とするものである。

【課題を解決するための手段】

【0005】

本発明の薄膜インダクタ素子は、少なくとも以下の構成を具備するものである。

磁性体層と、非磁性体層又は反強磁性体層と、が積層された積層膜と、一对の電極を備

10

20

30

40

50

え、前記磁性体層と前記非磁性体層又は前記反強磁性体層は、積層方向と直交する方向で任意の形状で延伸され、かつ、前記積層方向の上下向きも任意であり、前記磁性体層は、略一様な磁化構造を有しており、前記一对の電極は、前記積層膜が延伸される両端に設けられ、交流電流ないしは高周波電流が印加されることを特徴とする。

また、本発明の薄膜可変インダクタ素子は、少なくとも以下の構成を具備するものである。

磁性体層と、非磁性体層又は反強磁性体層と、が積層された積層膜と、障壁層と、交流電流ないしは高周波電流印加用の一对の電極と、ゲート電極層を備え、前記磁性体層と前記非磁性体層又は前記反強磁性体層は、積層方向と直交する方向で任意の形状で延伸され、かつ、前記積層方向の上下向きも任意であり、前記磁性体層は、略一様な磁化構造を有しており、前記一对の電極は、前記積層膜が延伸される両端に設けられ、交流電流ないしは高周波電流が印加され、前記障壁層は、前記非磁性体層又は前記反強磁性体層側の面にさらに積層されるようにして設けられ、前記ゲート電極層は、前記障壁層にさらに積層されるようにして設けられ、前記ゲート電極層に正負のバイアスを印加することによってインダクタンス変調動作が実現されることを特徴とする。

さらに、本発明の薄膜可変インダクタ素子は、少なくとも以下の構成を具備するものである。

磁性体層と、非磁性体層又は反強磁性体層と、が積層された積層膜と、交流電流ないしは高周波電流印加用の一对の電極と、前記積層膜を取り囲む薄膜コイルを備え、前記磁性体層と前記非磁性体層又は前記反強磁性体層は、積層方向と直交する方向で任意の形状で延伸され、かつ、前記積層方向の上下向きも任意であり、前記磁性体層は、略一様な磁化構造を有しており、前記薄膜コイルのオンオフ及び/又は電流の向きを切り替えて外部磁場を制御することによってインダクタンス変調動作が実現されることを特徴とする。

これらの発明において共通することとして、「積層膜」とは、磁性体層と、非磁性体層又は反強磁性体層とから成る二層膜を当然に含むことに加えて、下地層やギャップ層等の付加的な膜が加えられたものも含むものである。また、「任意の形状」とは、正方形、円、楕円、長方形など、どのような形状であっても良いという意味であるが、任意の形状を選択してもインダクタンスが発現されるということを意図している。また、「一对の電極は、前記積層膜が延伸される両端に設けられ」ということは、電極が設けられる積層方向での高さ位置は問われないものであるし、かつ、個々の電極どうしの高さ位置が揃っていない態様をも含むことを意図している。さらに、「略一様な磁化構造」とは、非特許文献1にて創発的なインダクタンスが実現される必須要件となっている螺旋磁気構造や横型コニカル磁気構造といった非共線的な磁気構造ではなく、隣り合う磁気モーメントが共線的に配列した磁気構造を意味するものであり、温度や材料の不完全性に起因した若干の非一様性も含むものである。

【図面の簡単な説明】

【0006】

【図1】本発明の実施形態に係る薄膜インダクタ素子の構造概念を示す斜視図、断面図及び平面図である。

【図2】本発明の実施形態に係る薄膜インダクタ素子のインダクタンス動作を示す説明図である。

【図3】本発明の実施形態に係る薄膜可変インダクタ素子の構造概念を示す斜視図、断面図及び平面図である。

【図4】本発明の実施形態に係る薄膜可変インダクタ素子のインダクタンス変調動作を説明する図である。

【図5】本発明の実施形態に係る薄膜可変インダクタ素子の別の例の構造概念を示す斜視図、断面図及び平面図である。

【図6】本発明の実施形態に係る薄膜可変インダクタ素子の別の例のインダクタンス変調動作を説明する図である。

【図7】本発明の実施形態に係る薄膜可変インダクタ素子のインダクタンス特性を示す図

10

20

30

40

50

である。

【図8】本発明の実施形態に係る薄膜可変インダクタ素子の別の例のインダクタンス特性を示す図である。

【図9】従前からのインダクションコイルと創発インダクタとを対比して説明する図である。

【発明を実施するための形態】

【0007】

本発明の実施形態に係る薄膜インダクタ素子及び薄膜可変インダクタ素子は、先行技術である創発インダクタと同様に、スピントロニクス技術ないし創発電磁場を利用するものである。創発インダクタは、スピン移行トルク（STT: Spin transfer torque）とその逆過程であるスピン起電力の組み合わせを利用することによって初めてインダクタとしての用途を見出したものである。当然ながら、スピン軌道トルク（SOT: Spin orbit torque）に着目したものではない。一方、本発明の実施形態はスピン軌道トルク（SOT: Spin orbit torque）とその逆過程の組み合わせを利用するものである。なお、スピン軌道トルク（SOT: Spin orbit torque）は、磁気抵抗メモリ等の分野で既に研究開発がなされている。

10

【0008】

以下、本発明の実施形態を、図面を用いて説明するが、以下の図面は説明を目的に作成された概念図であって、実施されるそのままの態様を必ずしも示しているものではないことに留意する必要がある。

【0009】

20

（薄膜インダクタ素子の構成）

図1は、本発明の実施形態に係る薄膜インダクタ素子の構造概念を示す斜視図、断面図及び平面図である。磁性体層に重金属層を積層させた積層膜でインダクタが形成されている。x方向に延伸され、その両端には図示されない電極が設けられ、交流電流ないし高周波電流が印加される。電極の設けられるz位置は、重金属層寄り、磁性体層寄り、両者の境界近辺の任意の位置とすることができる。また、重金属層と磁性体層の上下関係も任意であり、図示のものと上下位置を入れ替えてもインダクタとして同条件で機能するものである。ただし、後記する薄膜可変インダクタ素子との共通モジュール化などを考慮したならば、図示された上下関係とするのが有利である。磁性体の磁化の方向は、図1の白抜き矢印が示すように、積層方向に平行な方向に安定した磁気異方性を有している。ただし、この磁気異方性は、飽くまで実施形態について説明したものであって、既に説明したように、略一様な磁化構造が形成されていれば、インダクタンスは発現される。なお、実際には磁化の方向は図中のz方向、またはx方向に平行方向を向くときに大きなインダクタンスが得られる。また、重金属層に限定されることなく、スピン軌道トルクを発現できる非磁性体層であれば、インダクタンスは発現される。言うまでもないことであるが、磁気抵抗メモリの磁性反転動作に要求されるところの外部磁場は必要とされない。

30

【0010】

（薄膜インダクタ素子の製造方法）

薄膜の堆積方法には超高真空スパッタリング法などを用いる。薄膜堆積後、磁場中にて熱処理を行っても良く、本実施形態に係る薄膜インダクタ素子では、300 の雰囲気中で2時間の処理を行った。

40

【0011】

（インダクタ動作の原理）

ここで、本発明の実施形態に係る薄膜インダクタ素子のインダクタ動作の原理を、図2を用いて、説明する。インダクタ動作は、スピントルク過程とスピン起電力過程が交互に生じることにより実現される。何らかの原因によって誘導電流が発生する場合に電流の流れる方向が誘導電流の原因を妨げる方向と一致するという電磁誘導についてのレンツの法則のスピントロニクス版であると捉えると理解がし易い。以下、具体的に説明する。

【0012】

まず、スピントルク過程では、本発明の実施形態に係る薄膜インダクタ素子に電流を導

50

入する。このとき、磁性体層と重金属層界面に紙面奥行き方向（ y 方向）のスピンの蓄積し磁性体層の磁化にスピン軌道トルクが働く。その結果、磁化方向がエネルギー安定な基板垂直方向（ z 方向）から傾く。スピンの蓄積するメカニズムとしては、「スピンホール効果」、「ラシュバ効果」などが挙げられる。ここで、「スピンホール効果」とは、重金属層で $+y$ 方向にスピン偏極した電子と $-y$ 方向にスピン偏極した電子の軌道が z 方向において反対方向に曲げられる効果で、すなわち、 $-z$ 方向にスピン流を生じさせる効果である。従って磁性体層には y 方向において一方にスピン偏極した電子のみが流れ込むことになる。また、「ラシュバ効果」とは、重金属層と磁性体層の界面において、実効的な電界が発生し、電界と伝導電子の運動量との間での相互作用によって、 $+y$ 、 $-y$ のいずれかの方向にスピン偏極した伝導電子のみが界面に蓄積する効果である。図2では、スピンホール効果によって発生するスピン流が図示されている。電流とスピン流の方向の関係はスピンホール効果の符号によって決まる。図2では $+x$ 方向に電流が流れたときに $-z$ 方向にスピン流が流れる（反対に $-x$ 方向に電流が流れたときに $+z$ 方向にスピン流が流れる）場合が図示されているが、重金属層の材料によってこの方向の関係は変わる。重要なこととして、電流の符号によってスピン流の符号が変化することが挙げられる。このことによって蓄積する電子のスピン偏極成分を変えることができ、磁性体層の磁化へ働くスピン軌道トルクの方向を逆にできる。よって交流電流を入力することで交流のトルクが発生するのである。また、インダクタに導入する電流が交流であれば、磁性体層の磁化が入力した電流の交流周波数で歳差運動が行われる。

10

【0013】

20

次に、スピン起電力過程では、エネルギー安定な基板垂直方向（ z ）から傾いた磁化が蓄えた磁気エネルギーを起源として、磁化の歳差運動がスピン流を生み出し、スピンホール効果、ラシュバ効果などの逆過程を通じて、インダクタに導入した電流を打ち消す方向に反電流が生じることになる。その結果、インダクタには導入した電流と反電流の和が流れることとなり、電流の変化を妨げる作用（インダクタ）を実現する。

【0014】

（好適と考えられる材料、寸法及び形状）

以上のことから理解されるように、重金属層（或いは広く一般に非磁性体層）については、磁性体層にスピン軌道トルクを及ぼすことが絶対的に必要な条件となる。この元素としては、W, Ta, Pd, Pt, Irが知られており、これらから選択するのが好適である。

30

【0015】

また、重金属でなく、反強磁性体を用いることも可能である。具体的には、Cr, Mn, Fe, Co, Niからなる群より選ばれる第一の元素とRu, Rh, Pd, Ag, Os, Ir, Pt, Auからなる群より選ばれる第二の元素を含む合金であり、より具体的には、Pt Mn合金、Ir Mn合金が用いられる。組成については、 Pt_xMn_{100-x} 、 Ir_xMn_{100-x} において $X=30-70$ at.%が好ましい。また、重金属層又は反強磁性体層の典型的な膜厚は2nm以上20nm以下である。

【0016】

一方、磁性体層は、強磁性体、フェリ磁性体、反強磁性体（注：積層膜が反強磁性体層/反強磁性体層の二層から成ることも可能である）から構成されるものであって、Fe, Co, Ni, Mnを含む材料である。面内磁化容易軸を有する実施形態の場合、具体的には、Ni Fe合金、Co Fe B合金などを用いることができる。垂直磁化容易軸を有する実施形態の場合、具体的には、Co/Ni, Co/Pt, Co/Pd, Co/Au, Fe/Au積層膜, Co Pt, Co Cr Pt, Co Pd, Fe Pt, Fe Pd, Fe Co Pt, Fe Co Pd合金、CoFeB, FeB合金などを用いることができ、[Co/Ni]/Ta/CoFeBのように積層構造としてもよい。また、従前から存在する磁気抵抗メモリで用いられる磁性体層の典型的な膜厚は0.8nm以上5nm以下であるところ、これは、磁化を反転させるために必要な厚さであるのだが、薄膜インダクタ素子では、図2を用いて説明したように、磁化方向がエネルギー安定な基板垂直方向（ z 方向）から傾くことを実現できれば足りるので膜厚の設定範囲をより広範に取ることが可能である。一方、あまり膜厚を厚くしても、インダクタンス発現には寄与しない無駄な厚み部分になってしまう。結局、膜厚については、求められる性能に応じて適宜の寸法に設定すれば良いということになる

40

50

う。

二層膜の各膜の形状は同一形状とすれば、積層膜の平面形状としては、正方形、円、楕円、長方形などの任意の形状を選択しても、インダクタンスを発現できる。ただし、現実的な取り扱いを考えれば、長方形を選択するのが有利であろう。

なお図ではインダクタ素子は磁性体層と重金属層の二層から構成されるものとして示されているが、実際には製造の過程でこれらの層を所望の特性が得られるように形成するための下地層や、微細加工の過程で素子を保護するためのキャップ層などが設けられた積層膜であっても良い。

【0017】

(本実施形態の具体的材料と寸法、及び測定結果)

本発明の実施形態として、以下の4つの積層構成を用いて実験を行い、素子サイズを長さ100 μ m、幅100nm、厚み10nmに規格化した場合のインダクタンスを求めた。

1つ目は、基板側からSi sub./ Ta(3)/ CoFeB(1)/ MgO(1.3)/ Ta(1)なる膜構成とした。この場合に生成される電流密度当たりのスピン軌道トルク有効磁場の大きさは 1.1×10^{11} [mT/(A/m²)]であり、この場合のインダクタンスは0.0065 [nH]となった。

2つ目は、基板側からSi sub./ W(3)/ CoFeB (1.3)/ MgO(1.3)/ Ta(1)なる膜構成とした。この場合に生成される電流密度当たりのスピン軌道トルク有効磁場の大きさは 9.0×10^{11} [mT/(A/m²)]であり、この場合のインダクタンスは1.0 [nH]となった。

3つ目は、基板側からSi sub./ Ta(2)/ Pt(3)/ Co(1.6)/ MgO(2)/ Ta(1)なる膜構成とした。この場合に生成される電流密度当たりのスピン軌道トルク有効磁場の大きさは 1.4×10^{11} [mT/(A/m²)]であり、この場合のインダクタンスは0.04 [nH]となった。

4つ目は、基板側からSi sub./ Ta(4)/ Pt(2)/ PtMn(3)/ [Co(0.3)/Ni(0.6)]₂/ Co(0.3)/ MgO(1.5)/ Ru(1)なる膜構成とした。この場合に生成される電流密度当たりのスピン軌道トルク有効磁場の大きさは 4.2×10^{11} [mT/(A/m²)]であり、この場合のインダクタンスは0.1 [nH]となった。

【0018】

(従来技術に対する有利な効果)

古典電磁気学の原理を用い、同じサイズのインダクタを空芯のソレノイドコイルで製造する場合のインダクタンスは以下のように見積もられる。

インダクタの長さ100 μ m、幅100nm、厚み10nmと仮定し、ソレノイドコイルの巻き密度については現行の微細加工技術で実現可能な値として100nmあたり1周と仮定する。ソレノイドコイルのインダクタンスLは透磁率を μ_0 、巻き密度をn、長さをl、幅をW、厚みをtとすると $L = \mu_0 n^2 l W t$ で与えられ、0.013 nHと求まる。ただし、本発明の原理に基づくインダクタ素子は積層膜を細線状に加工するのみで実現できることから、古典的なインダクタと比べると製造コストは格段に抑えられる。すなわち、本発明の実施形態に係る薄膜インダクタ素子は、従来の古典的なインダクタと比べ、圧倒的に低いコストで同等かそれを大きく上回るインダクタンスを実現可能である。

【0019】

省コストという点では、スピン移行トルク (STT: Spin transfer torque) とその逆過程であるスピン起電力の組み合わせを利用する創発インダクタに対しても、本発明の実施形態に係る薄膜インダクタ素子は有利である。先述したように、創発インダクタは螺旋磁気構造などの非共線的な磁気構造の形成が必須であるところ、当該構造を示す材料は特殊なものであり、大量生産には不向きである。また、結晶方位制御などで螺旋軸方向を揃える必要があるし、さらに、螺旋磁気構造の磁化が回転する軸は、結晶方位によって決まるため、インダクタとして作用させるためには、電流を結晶の特定の軸方向に流す必要があり、それ以外の結晶軸方向では効果が小さくなる、もしくは全く出てこなくなる。このような諸条件をクリアして所望のインダクタンスを得ることには相応のコストが求められることになる。

これに対して、本発明の実施形態に係る薄膜インダクタ素子では、そもそも共線的な磁気構造を有する標準的な磁性体を用いれば足りる。その上、二重膜の構造から磁化の容易

10

20

30

40

50

軸が膜面垂直に決まっており、単純な成膜で素子作製ができるものであり、圧倒的に低いコストでインダクタンスを実現可能である。

【0020】

創発インダクタに対しては、別の観点でも効果の上で有利な点がある。先行研究によれば、創発インダクタは、 $Gd_3Ru_4Al_{12}$ というやや特殊な材料を用いて16K以下という極めて低温状態の下でインダクタンスが発現されたものの、それよりも温度の高い範囲では、インダクタンス機能は発現されなかった。もちろん、より高温領域でインダクタンス機能が発現される材料も今後発見されるかもしれないが、磁気状態相図上の螺旋磁性を含む非共線的磁気構造が発現する温度領域に限定されることから、使用環境温度に対する制限は依然として残る。いずれにせよ、通常温度ないしそれ以上の温度領域での利用には、まだまだ大きなハードルがある。

これに対して、本発明の実施形態に係る薄膜インダクタ素子では、Ni Fe合金、Co Fe B合金、Co/Ni, Co/Pt, Co/Pd, Co/Au, Fe/Au積層膜, Co Pt, Co Cr Pt, Co Pd, Fe Pt, Fe Pd, Fe Co Pt, Fe Co Pd合金、CoFeB, FeB合金といった一般的な材料を使用できるものであり、これらは通常温度で十分に機能するものである。したがって、本発明の実施形態に係る薄膜インダクタ素子は、実用化に向けての障害は低いものである。

【0021】

(薄膜可変インダクタ素子の構成)

本発明の原理によるインダクタ素子については、インダクタンスを外部から制御することも判明している。このことにより、インダクタンスを可変とする薄膜可変インダクタ素子を実現することが可能である。図3は、本発明の実施形態に係る薄膜可変インダクタ素子の構造概念を示す斜視図、断面図及び平面図である。磁性体層に重金属層を積層させた二層膜でインダクタが形成され、x方向に延伸され、その両端には図示されない電極が設けられ、交流電流が印加される点は、図1に示される薄膜インダクタ素子と同様である。電極の設けられる箇所や、二層膜の形状についても、薄膜インダクタ素子と同様に自由度が高い。

一方、薄膜可変インダクタ素子では、二層膜の重金属層の面に隣接して、絶縁体から構成される障壁層が積層されている。材料としては、 MgO , Al_2O_3 , AlN などが挙げられるが、障壁層と記録層の間の界面磁気異方性により垂直磁気異方性を発現することが重要であり、この観点では $CoFeB/MgO$, FeB/MgO が好適である。ただし上述のように、薄膜可変インダクタ素子の場合も、その磁化容易軸の方向には任意性があり、例えばx方向を向いていても良い。

そして、障壁層の上には、金属から構成されるゲート電極層がさらに積層されている。材料としては、伝導性のよい金属、例えば、Ta, Ru, Cuなどが好適である。ゲート電極層の形状として、x-y平面内で障壁層の内側に収めるように設定されている。これは、ゲート電極層をインダクタと電氣的に短絡させないためである。一方で、二層膜の平面形状としては、正方形、円、楕円、長方形などの任意の形状を選択できることは、薄膜インダクタ素子と同様である。

磁性体の磁化の方向は、図3の白抜き矢印が示すように、積層方向に平行な方向に安定した磁気異方性を有している。ただし、この磁気異方性は、飽くまで実施形態について説明したものであって、略一様な磁化構造が形成されていれば、インダクタンスは発現される。また、重金属層に限定されることなく、スピン軌道トルクを発現できる非磁性体層であれば、インダクタンスは発現される。言うまでもないことであるが、磁気抵抗メモリの磁性反転動作に要求されるところの外部磁場は必要とされない。

【0022】

(インダクタンス変調動作の原理)

本発明の実施形態に係る薄膜可変インダクタ素子のインダクタンス変調動作の原理を、図4を用いて、説明する。

ゲート電極層に正バイアスを印加すると、インダクタの絶縁層との接合面境界に電子が蓄積し、CMOSのゲート下のチャンネル領域の如く局所電界が生じる。電界効果によりイン

10

20

30

40

50

ダクタに働くスピン軌道相互作用が変化し、インダクタンスの決定要因である種々の因子が変調される。因子としては、スピン軌道トルクの大きさ、その逆過程であるスピン起電力の大きさ、磁化方向の変化しやすさを支配する磁気異方性の大きさが挙げられる。これら因子の変調作用の結果として、二層膜境界に発生するインダクタンスが変調されることになる。

ゲート電極層に負バイアスを印加すると、インダクタの絶縁層との接合面境界に正孔が蓄積し、前記とは逆の局所電界が生じる。電界効果によるスピン軌道相互作用の変化は、電界に比例する成分と電界の二乗に比例する成分がある。このため必ずしも正バイアス時と負バイアス時で逆向きの変調作用を常時期待することはできないが、多くの重金属で電界に比例する効果が確認されており、適切な材料選択により双方向性のインダクタンス変調動作が実現可能となる。

10

【0023】

(従来技術に対する有利な効果)

古典電磁気学の原理を用いたインダクタにおいて、インダクタンス変調ができるものが知られている。しかし、そのためには、透磁率を高めるためのコアを可動させるといった機械的な部品が必要となる。この点、本発明の実施形態に係る薄膜可変インダクタ素子は、バイアス存在下でインダクタンス動作を行うことで、機械動作を伴わない電氣的な制御による高速可変インダクタンスが実現できる。

一方、スピン移行トルク (STT: Spin transfer torque) とその逆過程であるスピン起電力の組み合わせを利用する創発インダクタに目を向けた場合、温度と磁界によるインダクタンス変化は観測されているものの、数テスラという大きな磁界が必要であるなど、制御に伴う困難性が著しく高いものである。加えて、温度変化が大きすぎる点は制御を行う上ではデメリットですらある。この点、単純な金属二層膜を利用した本発明の実施形態に係る薄膜可変インダクタ素子は、温度変化が少なく、電流パスと直交する電界で制御できるものであり、制御性は極めて高いものとなる。

20

【0024】

(別の例による薄膜可変インダクタ素子の構成)

図3の実施例は、ゲート電極下に電荷を集めることにより生じる局所電界でインダクタンスの諸因子延いてはインダクタンスを変調させるものであったが、外部磁場を与えることで磁性体の揺れ易さ(運動のし易さ)を制御することによってインダクタンスを変調させることもできる。

30

図5は、外部磁場を与えることによって機能する薄膜可変インダクタ素子の構造概念を示す斜視図、断面図及び平面図である。磁性体層に重金属層を積層させた二層膜でインダクタが形成され、x方向に延伸され、その両端には図示されない電極が設けられ、交流電流が印加される点は、図3に示される薄膜可変インダクタ素子と同様である。電極の設けられる箇所や、二層膜の形状についても、図3に示される薄膜可変インダクタ素子と同様に自由度が高い。すなわち、二層膜の平面形状としては、正方形、円、楕円、長方形などの任意の形状を選択できる。

磁性体の磁化の方向は、図5の白抜き矢印が示すように、積層方向に平行な方向に安定した磁気異方性を有している。ただし、この磁気異方性は、飽くまで実施形態について説明したものであって、略一様な磁化構造が形成されていれば、インダクタンスは発現される。また、重金属層に限定されることなく、スピン軌道トルクを発現できる非磁性体層であれば、インダクタンスは発現される。

40

図3に示される薄膜可変インダクタ素子と相違する点は、ゲート電極の代わりに、積層膜を取り囲む薄膜コイルを備えている点である。当該薄膜コイルを制御する回路により、電流のオンオフや電流の向きを切り替えることによってインダクタ素子を積層方向に貫くエルステッド磁場を制御できるようにされている。

【0025】

(インダクタンス変調動作の原理)

外部磁場を与えることによって機能する薄膜可変インダクタ素子のインダクタンス変調

50

動作の原理を、図6を用いて、説明する。

制御回路にて+z方向に正磁界を印加すると、インダクタの磁性体における有効磁気異方性が増大（磁性体の揺れ易さは減少）し、インダクタンスが減少する。反対に負磁界を印加すると、インダクタの磁性体における有効磁気異方性が減少（磁性体の揺れ易さは増大）し、インダクタンスが増大する。従って、制御電流によって発生させた外部磁界を印加しながら前記インダクタンス動作を行うことで、従来技術のような機械動作を伴わない電氣的な制御による可変インダクタンスが実現できる。なお、ここでは磁性体の磁化容易軸の方向がz方向にある場合を仮定して原理の説明を行ったが、磁性体の磁化容易軸方向が変わった場合には印加する磁界の方向もそれに応じて変わり得る。

【0026】

10

（従来技術に対する有利な効果）

ここで、局所電界による薄膜可変インダクタ素子及び外部磁場による薄膜可変インダクタ素子に共通する有利な効果について述べると、使用周波数帯域が広範であるという点が挙げられる。スピン移行トルクを用いる先行研究の創発インダクタは、非特許文献1によれば、30kHz以上の周波数でインダクタンスは急速に減少することが判明している。この使用限界周波数は、螺旋磁性の並進運動を妨げる局所的な乱れによって規定され、改良を重ねたとしても、例えばGHz帯で使えるようにするのは非常に困難であると思われる。これに対して、本発明は、螺旋磁性のような磁気的空間パターンの並進運動を用いることなく、一様な磁気歳差運動を使うため、素子の乱れが直接関与することがない。結果として、本発明であれば数Hzから数GHzまでといった超広範囲のレンジで一定のインダクタンスを提供することが可能となる。この点は、高周波用途としては重要なことである。

20

【0027】

（動作原理と特性）

これまでに説明した事象の基礎となる動作原理を説明する。動作原理は、以下に説明する導出過程により得られる公式として説明することができる。

ラシュバスピン軌道結合（Rashba spin orbit coupling：以下、「RSOC」という。）は、反転対称性の破れた材料系、例えば重金属と異種材料との界面等で生じ、スピン軌道トルクやスピン起電力など電子スピンの制御手段をもたらすことが知られている。特に磁性体と重金属の界面においては、伝導電子はRSOCのもとで以下のような有効的な電場（スピン電場）を感じる事が知られている。

30

【数1】

$$\vec{E}_R^{\pm} = \pm \frac{m_e \eta_R}{e} \vec{e}_z \times \left(\frac{\partial \vec{m}}{\partial t} - \beta \vec{m} \times \frac{\partial \vec{m}}{\partial t} \right).$$

ここで m_e は電子質量、 η_R はRSOCの大きさを特徴づけるパラメーター、 e は素電荷、 \vec{m} （ベクトル）は一様な磁化の方向を表す単位ベクトル、 \vec{e}_z （ベクトル）は膜厚方向（z方向）の単位ベクトル、 β は伝導電子スピンの非断熱的ダイナミクスを特徴づける無次元パラメーターである。[数1]左辺の上付き添え字、及び右辺の全体にかかる符号（復号同順）は、磁性体における多数スピンの電子と少数スピンの電子の区別に対応し、スピン電場が電子のスピン方向によって符号を変えることを表している。いま、x方向に印加された交流電流によって磁化の運動が誘起されるとする。このとき、[数1]のスピン電場によって、電流方向に[数2]の電圧が発生する。

40

【数 2】

$$\mathcal{E} = \int_0^l dx P(\vec{E}_R^+) x$$

l は x 方向の磁性体と重金属複合膜の長さ、 P は伝導電子のスピン分極率（多数スピンと少数スピンの差の程度）である。後者は、スピン電場を多数スピンと少数スピンの平均化し、実電場に変換する役割を担う。スピン電場によって生じる電圧はスピン起電力（Spin motive force：以下、「SMF」という。）として知られている。以下に詳しく見るように、このSMFが創発インダクタンスを与えるものである。

10

磁化は z 方向まわりの小角歳差運動を行うと仮定する。すなわち、[数 3]で表される。

【数 3】

$$m_z \simeq 1, \quad m_{x,y} = \tilde{m}_{x,y} e^{i\omega t} \quad (|\tilde{m}_{x,y}| \ll 1)$$

ここで、 ω は外部から入力する交流電流の角振動数とする。この時、SMFは、[数 4]と計算される。

【数 4】

$$\mathcal{E} = \frac{P m_e \eta_R}{e} l (-\tilde{m}_y + \beta \tilde{m}_x) i \omega e^{i\omega t}$$

したがって、SMFに起因するインダクタンス L は、定義より[数 5]を計算することで求められる。

【数 5】

$$L \equiv \omega^{-1} \text{Im}[-\mathcal{E}/I]$$

ここで $\text{Im}[\]$ は複素数の虚部を取る記号、 $I(t) = A j_c(t)$ は試料を流れる全電流、 A は試料の x 方向に垂直な断面積である。電圧の[数 4]を代入して、[数 6]が得られる。

【数 6】

$$L = -\frac{P m_e \eta_R}{e} \frac{l}{A j_c} (-\text{Re}[\tilde{m}_y] + \beta \text{Re}[\tilde{m}_x])$$

ここで、 $\text{Re}[\]$ は複素数の実部を取る記号である。また、 L の符号は、SMFが外部電流源に対して反電流を流す向きに作用するとき、正の値となるように定義していることに注意する。

40

磁化の運動は、[数 7]の運動方程式（Landau Lifshitz Gilbert 方程式）を解くことによって得られる。

【数 7】

$$\frac{\partial \vec{m}}{\partial t} = -\gamma \vec{m} \times \left[(h_{dc} + h_K m_z) \vec{e}_z + h_{sf} e^{i\omega t} \vec{e}_y \right] + \alpha \vec{m} \times \frac{\partial \vec{m}}{\partial t} + \gamma h_{sd} e^{i\omega t} \vec{m} \times (\vec{m} \times \vec{e}_y),$$

は磁気回転比、 h_{dc} は z 方向に印加された外部直流磁場、 h_K は垂直磁気異方性に起因する有効磁場、 α はギルバート緩和係数、 $h_{sf} e^{i\omega t}$ と $h_{sd} e^{i\omega t}$ は電流によって誘起されるスピン軌道トルク磁場の強さを記述している。[数 7]は、前述の磁化の運動に対する仮定を用いると線型化近似することができ、その解は[数 8]で与えられる。

10

【数 8】

$$\begin{bmatrix} \tilde{m}_x \\ \tilde{m}_y \end{bmatrix} = \frac{1}{h_z^2 - (1 + \alpha^2)(\omega/\gamma)^2 + 2i\alpha h_z \omega/\gamma} \times \begin{bmatrix} h_z + i\alpha\omega/\gamma & i\omega/\gamma \\ -i\omega/\gamma & h_z + i\alpha\omega/\gamma \end{bmatrix} \begin{bmatrix} h_{sd} \\ h_{sf} \end{bmatrix}.$$

ここで $h_z = h_{dc} + h_K$ とした。

[数 8]を[数 6]に代入することにより、創発インダクタンス L の公式である[数 9]が得られる。

【数 9】

$$L = \left(\frac{P m_e \eta_R}{2e \sqrt{K_{eff}}} \right)^2 \frac{l}{A},$$

ここで、 K_{eff} は磁性体の有効垂直磁気異方性であって、 $K_{eff} = K + \mu_0 M_s h_K / 2$ とし、 K は垂直磁気異方性定数、 μ_0 は真空の透磁率、 M_s は飽和磁化である。これは、スピン軌道トルク $h_{sd} \cdot h_{sf}$ が h_z に比べて十分小さいパラメータ領域において一般的に成り立つ公式である。また、 P は磁性体中の伝導電子のスピン偏極率、 m_e は電子質量、 η_R はスピン軌道相互作用の大きさ、 e は素電荷、 l は端子インダクタ層の x 方向の長さ、 A はインダクタ層の断面積である。

40

【0028】

[数 9]から理解される特徴として、従来技術ではインダクタンスの大きさが素子断面積に比例することに対し、本発明のインダクタンスの大きさは素子断面積に反比例する。このため、断面積の小さな小型の素子ほど強いインダクタンスが得られる。この性質は、非特許文献 1 で提案され実証されている「スピン移行トルクとその逆過程であるスピン起電力の組み合わせを利用する創発インダクタ」と同様である。本発明では、この特性を単純な構成要素により実現したことに第一の意義がある。

さらに、電界による可変インダクタンスを実現したことに第二の意義がある。方式としては既に説明した 2 つの方式がある。一つ目の方式は、上で述べた式のパラメータの内、スピン軌道相互作用の大きさ η_R を外部電界によって変調するものである。このため、

50

ゲート電極によってインダクタ層に電界を印加することで、インダクタンスの大きさを变化させることができる。この様子を示したのが、図7である。

二つ目の方式は、磁界によるインダクタンスの変調である。外部磁界を素子の膜厚方向に印加すると、式の実効的な磁気異方性が变化する。この作用を通じて、外部磁界によって、インダクタンスの大きさを变化させることができる。この様子を示したのが、図8である。

ここで説明された特徴から把握される技術的思想を構造として最も上位のものとして観念すれば、二つの異なる導体が積層された積層膜と、積層方向に交わる方向の両端に配置される一对の電極から成る素子ということになる。好適となる材料の項で説明したように、反強磁性体層/反強磁性体層の二層から成る積層膜も含まれるからである。このような積層膜と一对の電極を最小要素とする素子自体、従来には全くなかった素子といえる。加えて、当該素子に、ゲート電極又は薄膜コイルを付加したのも、新規な構造としての技術的思想として広く観念できるものである。

また、ここで説明された特徴から把握される技術的思想を機能として最も上位のものとして観念すれば、交番電流が与えられたときに、スピン軌道トルクを生成するための層である第1の層と、スピン軌道トルクによって磁気モーメントの歳差運動が生じる層である第2の層から成る素子ということになる。加えて、当該素子の第1の層に局所電界を生じさせる領域を付加した素子と、当該素子に外部磁場を与えるコイルを付加した素子も、新規な機能としての技術的思想として広く観念できるものである。

さらに、実施形態としての説明は行わなかったが、[数9]右辺の長さ l に着目して技術的思想を拡張することも可能である。すなわち、素子の長手方向の長さ l が延長されればそれに比例してインダクタンスは強くなるどころ、例えば、「フィルムコンデンサ」のような形で、本発明の素子の基本構造を巻回するか積層することによって、素子サイズを小さく保ったままで電流パスの長さ l を増大することも可能である。多層膜の配線の具体的態様や、磁気ダイナミクス制御、特に積層による異なる磁性層磁化間の漏れ磁場を介した干渉への対処といった必要な措置を講じれば、基本構造の膜面垂直磁化が層間結合し交流電流と同位相での歳差運動を生じさせることができ、原理的にインダクタンスの増強が可能である。

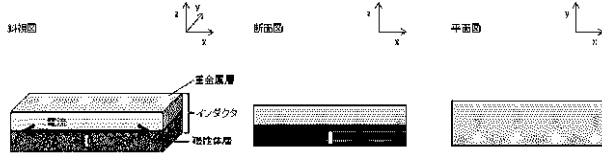
【0029】

以上、本発明の実施形態に係る薄膜インダクタ素子及び薄膜可変インダクタ素子について、図面を参照して詳述してきたが、具体的な構成は、これらの実施例に限られるものではなく、本発明の要旨を逸脱しない範囲の設計の変更等があっても本発明に含まれる。

特に、材料や膜厚寸法などは、ここで開示された例に限定されなければ、インダクタンスの機能が発現されないというものではなく、スピン軌道トルクの発現ができれば(したがって、スピントルクの発現に最適である材料が必須というものでもない)利用可能なものとなる。

例示された材料は、磁性体の材料として一般的なものであり、通常温度範囲で実効的な磁気異方性を有し、また、その変化を制御し得るものである。したがって、一般的な材料と簡易な構造によって、温度依存性が少ないことから、広い温度範囲で使用できるインダクタ素子及び可変インダクタ素子を提供できることに、本発明の意義があることは十分に理解されるべきものである。

【図1】



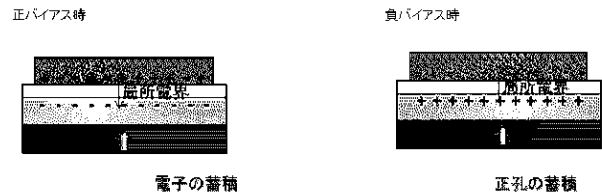
【図2】



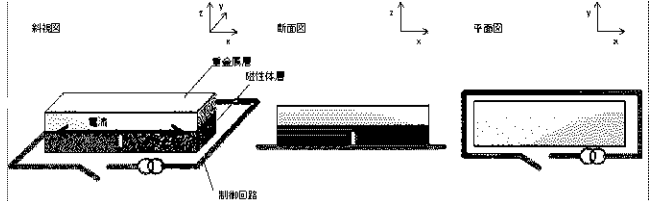
【図3】



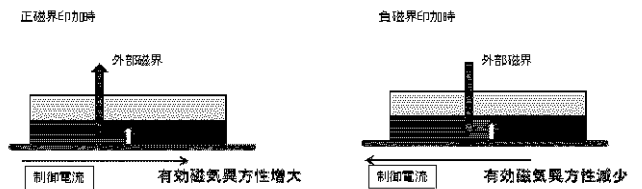
【図4】



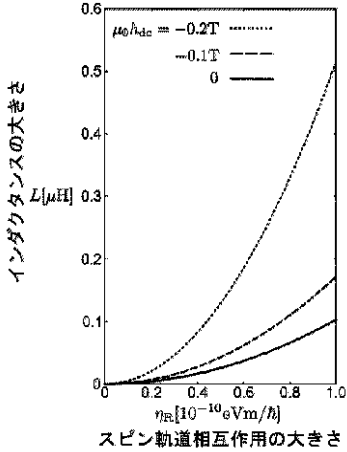
【図5】



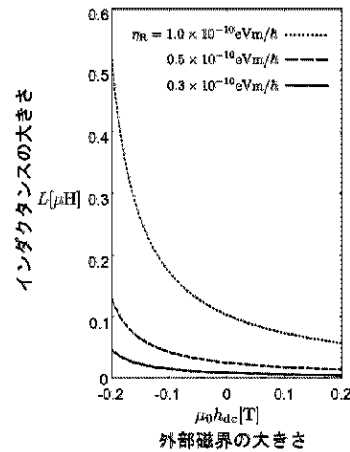
【図6】



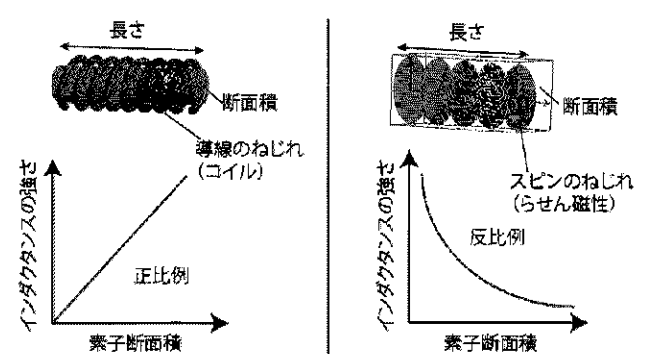
【図7】



【図8】



【図9】



フロントページの続き

(72)発明者 山根 結太

宮城県仙台市青葉区片平二丁目 1 番 1 号 国立大学法人東北大学内

(72)発明者 深見 俊輔

宮城県仙台市青葉区片平二丁目 1 番 1 号 国立大学法人東北大学内

Fターム(参考) 5E070 AA20