

(19)日本国特許庁(JP)

(12)公開特許公報(A)

(11)特許出願公開番号

特開2022-166395  
(P2022-166395A)

(43)公開日

令和4年11月2日(2022. 11. 2)

(51)Int. Cl.	F I	テーマコード (参考)
H O 1 L 29/82 (2006. 01)	H O 1 L 29/82 Z	4 M 1 1 9
H O 1 L 43/10 (2006. 01)	H O 1 L 43/10	5 E 0 4 9
H O 1 L 43/08 (2006. 01)	H O 1 L 43/08 Z	5 F 0 9 2
H O 1 L 21/8239 (2006. 01)	H O 1 L 27/105 4 4 7	
H O 1 F 10/12 (2006. 01)	H O 1 L 43/08 U	
審査請求 未請求 請求項の数 15 O L (全 20 頁) 最終頁に続く		

(21)出願番号 特願2021-71582(P2021-71582)  
(22)出願日 令和3年4月21日(2021. 4. 21)

(71)出願人 504157024  
国立大学法人東北大学  
宮城県仙台市青葉区片平二丁目1番1号

(71)出願人 505374783  
国立研究開発法人日本原子力研究開発機構  
茨城県那珂郡東海村大字舟石川765番地1

(74)代理人 110000626  
弁理士法人英知国際特許商標事務所

(72)発明者 竹内 祐太郎  
宮城県仙台市青葉区片平二丁目1番1号  
国立大学法人東北大学内

(72)発明者 深見 俊輔  
宮城県仙台市青葉区片平二丁目1番1号  
国立大学法人東北大学内

最終頁に続く

(54)【発明の名称】電子デバイス、その製造方法及びその使用方法

(57)【要約】

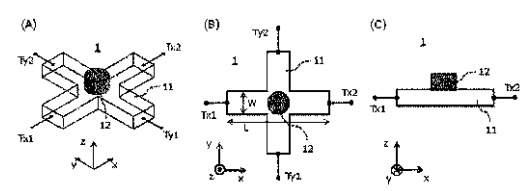
【課題】

外部磁場が不要であり、比較的大きな読み出し信号の出力が可能な乱数生成素子、メモリ素子として使用することが可能であり、また、出力/入力周波数の可変性を備えた発振/検波素子としても使用することが可能である電子デバイスを提供することを目的とする。

【解決手段】

本体と、入力端子と、出力端子と、を備え、前記本体は、基板上にスピントルク生成層とノンコリニア反強磁性層がこの順、または逆順の積層方向に積層されて構成されるものであり、前記入力端子は、前記スピントルク生成層の積層面と平行な任意の一方の両端に配置され、前記ノンコリニア反強磁性層は、前記任意の一方と前記積層方向が成す平面においてノンコリニアな磁気秩序を有することを特徴とする電子デバイス。

【選択図】図1



**【特許請求の範囲】****【請求項 1】**

本体と、入力端子と、出力端子と、を備え、

前記本体は、基板上にスピントルク生成層とノンコリニア反強磁性層がこの順、または逆順の積層方向に積層されて構成されるものであり、

前記入力端子は、前記スピントルク生成層の積層面と平行な任意の一方向の両端に配置され、

前記ノンコリニア反強磁性層は、前記任意の一方向と前記積層方向が成す平面においてノンコリニアな磁気秩序を有する

ことを特徴とする電子デバイス。

10

**【請求項 2】**

前記出力端子は、前記スピントルク生成層の前記任意の一方向と略直交する方向の両端に配置されている

ことを特徴とする請求項 1 に記載の電子デバイス。

**【請求項 3】**

さらに、トンネルバリア層と、参照層と、を備え、

前記トンネルバリア層は、前記ノンコリニア反強磁性層に対して前記スピントルク生成層と反対側の面に接続されており、

前記参照層は、前記トンネルバリア層に対して前記ノンコリニア反強磁性層と反対側の面に接続されており、

前記出力端子は、前記参照層に配置されている

ことを特徴とする請求項 1 に記載の電子デバイス。

20

**【請求項 4】**

本体と、第 1 端子と、第 2 端子と、を備え、

前記本体は、スピントルク生成層と中間層とノンコリニア反強磁性層がこの順または逆順で積層されて構成されるものであり、

前記スピントルク生成層は、実質的に固定された磁気構造を有し、その実効的な磁化の方向として磁化方向が定義され、

前記中間層は、非磁性材料からなり、

前記ノンコリニア反強磁性層は、前記磁化方向と直交する平面においてノンコリニアな磁気秩序を有し、

前記スピントルク生成層は、前記中間層とは反対側の面が前記第 1 端子に接続され、

前記ノンコリニア反強磁性層は、前記中間層とは反対側の面が前記第 2 端子に接続される

ことを特徴とする電子デバイス。

30

**【請求項 5】**

前記電子デバイスは、発振素子、検波素子、乱数生成素子、またはメモリ素子として使用される

ことを特徴とする請求項 1 乃至 4 の何れか一項に記載の電子デバイス。

**【請求項 6】**

前記スピントルク生成層は、Ta, W, Hf, Pt, Irのいずれかを含む

ことを特徴とする請求項 1 乃至 5 の何れか一項に記載の電子デバイス。

40

**【請求項 7】**

前記ノンコリニア反強磁性層は、MnとSnを含む合金、MnとGeを含む合金、MnとIrを含む合金、MnとPtを含む合金のいずれかからなる

ことを特徴とする請求項 1 乃至 6 の何れか一項に記載の電子デバイス。

**【請求項 8】**

前記ノンコリニア反強磁性層は、その直径が200nm以下である

ことを特徴とする請求項 1 乃至 7 の何れか一項に記載の電子デバイス。

**【請求項 9】**

50

前記ノンコリニア反強磁性層は、複数設けられ、それらが電氣的に接続されており、前記電子デバイスは、発振素子又は検波素子として使用されることを特徴とする請求項 1 乃至 7 の何れか一項に記載の電子デバイス。

【請求項 1 0】

さらに、第 2 スピントルク生成層を備え、前記第 2 スピントルク生成層は、前記ノンコリニア反強磁性層に対して前記スピントルク生成層とは反対側の面に隣接して設けられ、前記電子デバイスは、発振素子又は検波素子として使用されることを特徴とする請求項 1 乃至 3、5 乃至 9 の何れか一項に記載の電子デバイス。

【請求項 1 1】

請求項 1 乃至 1 0 の何れか一項に記載の電子デバイスの製造方法であって、ステージに基板を載せる工程、基板上にスピントルク生成層を堆積する工程、前記ステージの表面が 3 0 0 度以上に保たれた状態でノンコリニア反強磁性層を堆積する工程、前記基板が 3 0 0 度以上に加熱されるように熱処理を行う工程、微細加工を行う工程、から成ることを特徴とする電子デバイスの製造方法。

【請求項 1 2】

請求項 1 乃至 1 0 の何れか一項に記載の電子デバイスを発振素子として使用する方法であって、入力端子間に直流電流が導入されることを特徴とする電子デバイスの使用方法。

【請求項 1 3】

請求項 1 乃至 1 0 の何れか一項に記載の電子デバイスを検波素子として使用する方法であって、入力端子間に交流電流が導入されることを特徴とする電子デバイスの使用方法。

【請求項 1 4】

請求項 1 乃至 1 0 の何れか一項に記載の電子デバイスを乱数生成素子として使用する方法であって、入力端子間にパルス幅が 1 0 ナノ秒以上のパルス電流が入力されることを特徴とする電子デバイスの使用方法。

【請求項 1 5】

請求項 1 乃至 1 0 の何れか一項に記載の電子デバイスをメモリ素子として使用する方法であって、入力端子間にパルス幅が 0 . 1 ナノ秒以上、2 ナノ秒以下のパルス電流が入力されることを特徴とする電子デバイスの使用方法。

【発明の詳細な説明】

【技術分野】

【0 0 0 1】

本発明は、電子デバイス、その製造方法及びその使用方法に関する。

【背景技術】

【0 0 0 2】

磁性材料の磁気秩序は古典的には磁場により制御されるものであるが、近年、電子の持つ電氣的性質（電荷）と磁氣的性質（スピン）を同時に利用するスピントロニクス技術の発展に伴い、磁性材料の磁気秩序の電流による制御が種々試みられている。この現象は磁気秩序を構成する磁気モーメントと伝導電子のスピンの間での角運動量の授受によってもたらされ、電流を導入した際に磁気秩序に働くトルクのことをスピン移行トルク（Spin Transfer Torque: STT）、あるいは単にスピントルクという。

10

20

30

40

50

## 【0003】

非特許文献1により、スピン移行トルクにより強磁性体の磁気秩序、すなわち磁化の方向の反転に関する実験結果が初めて報告された。この現象はスピン移行トルク誘起磁化反転などと言われる。スピン移行トルク磁化反転は磁気抵抗ランダムアクセスメモリ (Magnetoresistive Random Access Memory: MRAM) への情報の書き込み方法に用いることができる。この技術はSTT MRAMとして実用化が開始されている。

## 【0004】

次いで、非特許文献2では、定常的な(直流の)スピン移行トルクによって強磁性体の磁化の一定周期での振動を誘起できることが報告された。この現象はスピントルク発振 (Spin torque oscillation) などと言われる。直流電流を導入した際に交流電圧が出力されるのが特徴である。

10

## 【0005】

このスピントルク発振現象については、スピン移行トルクが作用する強磁性体が複数あり、それらが近接している場合、あるいは電氣的に接続されている場合に、同位相で振動(同期: Synchronization)し、より狭い周波数範囲でより大きな振幅の交流電圧を出力することが知られている。非特許文献3は、その実験結果を報告したものである。一般に発振素子、発振回路における出力振幅強度の発振周波数の半値幅に対する比はQ値と呼ばれるが、同期現象によって、このQ値の増大がもたらされ、すなわち発振素子としての性能が向上する。

## 【0006】

また、スピントルク発振の逆効果として、一定周期で振動するスピン移行トルクを強磁性体の磁化に作用させたとき、ある特定の周波数においては強磁性体の磁化が共鳴して運動し、直流電圧が出力されることも知られている。非特許文献4は、その実験結果を報告したものである。この現象はスピントルク強磁性共鳴 (Spin torque ferromagnetic resonance) などと言われる。交流電流を導入した際に直流電圧が出力されるのが特徴である。

20

## 【0007】

スピントルク発振とその同期現象、及びスピントルク強磁性共鳴などの現象は、電磁波の送受信などの通信技術、レーダー、非破壊検査、電子回路のクロック、ハードディスクドライブにおけるマイクロ波アシスト磁気記録、エナジーハーベスティング、脳型計算機などへの応用が期待され、盛んな研究開発が行われている。これらの技術は既存技術と比べて同じ機能を小さな面積で実現でき、低コストでの製造が可能であるなどの利点を有している。

30

## 【0008】

このほか、強磁性体の磁化のスピントルク磁化反転確率や熱揺らぎを利用した乱数生成器も提案され、研究開発が行われている。出力される乱数は真性物理乱数であることから予測が不可能であり、またそれを微細な素子で実現できるという利点がある。セキュリティ技術に加え、非特許文献5に示されるように、近年では非従来型のコンピューティング技術への応用の可能性も実証され、研究開発が行われている。

## 【0009】

ところで、磁気秩序を有する磁性体には、スピンの平行に配列(または平行成分を有して配列)することで自発的に正味の磁化が発現される強磁性体の他に、隣接するスピンの互いに打ち消し合う方向に配列することで正味の磁化を持たない反強磁性体が存在する。さらに、この反強磁性体をより細かく分類すると、隣接するスピンの互いに反平行方向に配列することで正味の磁化がゼロとなるコリニア反強磁性体と、3つ以上の隣接スピンの非共線的に配列することで正味の磁化がゼロ(またはほとんどゼロ)となるノンコリニア反強磁性体が存在する。

40

## 【0010】

従来、反強磁性体は正味の(マクロな)磁化を持たないことから角運動量保存則に基づいた電氣的な磁気秩序の制御は困難であると認識されていたが、非特許文献6においては

50

、量子相対論的效果で発現するスピン移行トルクであるスピン軌道トルクを用いることでコリニア反強磁性体の磁気秩序（ネールベクトル）を90度回転できることが示された。

【 0 0 1 1 】

続いて、非特許文献7により、同じくスピン軌道トルクを用いてノンコリニア反強磁性体の各副格子の磁気モーメントを180度反転できることが示された。ただし、非特許文献7で示されているノンコリニア反強磁性体の磁気秩序の電流制御は、実際には強磁性体の磁気秩序の電流制御と同一の作用機序を実現できるように、素子の構造や素子に対する制御を構築したものであって、このことは、ノンコリニア反強磁性体を持つ特有の挙動を利用するものではない。このことに加えて、非特許文献7で示される電流制御は、その理由については割愛するが、定常的な磁場の存在下にあることを前提とするものである。

10

【 先行技術文献 】

【 非特許文献 】

【 0 0 1 2 】

【 非特許文献 1 】 E. B. Myers, D. C. Ralph, J. A. Katine, R. N. Louie, and R. A. Buhrman, " Current Induced Switching of Domains in Magnetic Multilayer Devices, " Science, vol. 285, pp. 867 870 (1999).

【 非特許文献 2 】 S. I. Kiselev, J. C. Sankey, I. N. Krivorotov, N. C. Emley, R. J. Schoelkopf, R. A. Buhrman, and D. C. Ralph, " Microwave oscillations of a nano magnet driven by a spin polarized current, " Nature, vol. 425, pp. 380 383 (2003).

20

【 非特許文献 3 】 S. Kaka, M. R. Pufall, W. H. Rippard, T. J. Silva, S. E. Russek, and J. A. Katine, " Mutual phase locking of microwave spin torque nano oscillators, " Nature, vol. 437, pp. 389 392 (2005).

【 非特許文献 4 】 A. A. Tulapurkar, Y. Suzuki, A. Fukushima, H. Kubota, H. Maehara, K. Tsunekawa, D. D. Djayaprawira, N. Watanabe, and S. Yuasa, " Spin torque diode effect in magnetic tunnel junctions, " Nature, vol. 438, pp. 339 342 (2005).

【 非特許文献 5 】 W. A. Borders, A. Z. Pervaiz, S. Fukami, K. Y. Camsari, H. Ohno, and S. Datta, " Integer factorization using stochastic magnetic tunnel junctions, " Nature, vol. 573, pp. 390 393 (2019).

【 非特許文献 6 】 P. Wadley, B. Howells, J. Zelezny, C. Andrews, V. Hills, R. P. Campion, V. Novak, K. Olejnik, F. Maccherozzi, S. S. Dhesi, S. Y. Martin, T. Wagner, J. Wunderlich, F. Freimuth, Y. Mokrousov, J. Kunes, J. S. Chauhan, M. J. Grzybowski, A. W. Rushforth, K. W. Edmonds, B. L. Gallagher, T. Jungwirth, " Electrical switching of an antiferromagnet, " Science, vol. 351, pp. 587 590 (2016).

30

【 非特許文献 7 】 H. Tsai, T. Higo, K. Kondou, T. Nomoto, A. Sakai, A. Kobayashi, T. Nakano, K. Yakushiji, R. Arita, S. Miwa, Y. Otani and S. Nakatsuji, " Electrical manipulation of a topological antiferromagnetic state, " Nature, vol. 580, pp. 608 613 (2020).

【 発明の概要 】

40

【 発明が解決しようとする課題 】

【 0 0 1 3 】

上述のように、磁性体の磁気秩序の電流制御には様々な種類があり、それらを利用したメモリ素子、乱数生成素子、発振素子、検波素子などが提案、実証され、一部実用化もなされている。一方でこれらの既存技術にはいくつかの課題もある。

まず、強磁性体を使う素子はいずれの場合も、マクロな磁化を有することから、外部磁場に対して特性が変化するため、磁場ノイズに対する耐性という点での課題を抱える。このことに加えて、強磁性体を用いたスピントルク発振によって出力される交流電圧の周波数、及びスピントルク強磁性共鳴において共鳴が起こる入力交流電流の周波数は、強磁性材料の磁気特性と外部から印加する磁場で固定されてしまう。換言すれば、周波数の可変

50

制御を行うためには、外部磁場をコントロールするより他にないが、外部磁場を印加する機構を設けるための製造コストやサイズの増大は避けられず、また要求仕様通りに制御することには困難性が伴う。実質上、周波数の可変性はないことになる。

また、強磁性体でのスピントルク発振（非特許文献2）、スピントルク強磁性共鳴（非特許文献4）、及びノンコリニア反強磁性体の磁気モーメントの反転（非特許文献7）は、いずれも安定した動作のために外部からの定常的な磁場の印加が必要であり、これは実用上好ましくない。

一方で、コリニア反強磁性体のネールベクトルの回転（非特許文献6）は、外部磁場は必要としないものの、状態に応じた伝導特性の変化が小さく、十分な出力信号の生成という点での課題を抱えるものである。

#### 【0014】

本発明は上述の課題に鑑みて、外部磁場が不要であり、比較的大きな読み出し信号の出力が可能な乱数生成素子、メモリ素子として使用することが可能であり、また、出力/入力周波数の可変性を備えた発振/検波素子としても使用することが可能である電子デバイスを提供することを目的とするものである。

#### 【課題を解決するための手段】

#### 【0015】

本発明の電子デバイスは、少なくとも以下の構成を具備するものである。

本体と、入力端子と、出力端子と、を備え、前記本体は、基板上にスピントルク生成層とノンコリニア反強磁性層がこの順、または逆順の積層方向に積層されて構成されるものであり、前記入力端子は、前記スピントルク生成層の積層面と平行な任意の一方向の両端に配置され、前記ノンコリニア反強磁性層は、前記任意の一方向と前記積層方向が成す平面においてノンコリニアな磁気秩序を有することを特徴とする。

また、本発明の電子デバイスは、少なくとも以下の構成を具備するものである。

本体と、第1端子と、第2端子と、を備え、前記本体は、スピントルク生成層と中間層とノンコリニア反強磁性層がこの順または逆順で積層されて構成されるものであり、前記スピントルク生成層は、実質的に固定された磁気構造を有し、その実効的な磁化の方向として磁化方向が定義され、前記中間層は、非磁性材料からなり、前記ノンコリニア反強磁性層は、前記磁化方向と直交する平面においてノンコリニアな磁気秩序を有し、前記スピントルク生成層は、前記中間層とは反対側の面が前記第1端子に接続され、前記ノンコリニア反強磁性層は、前記中間層とは反対側の面が前記第2端子に接続されることを特徴とする。

これらの電子デバイスの発明は、後で詳しく述べるように、ノンコリニア反強磁性体が持つ特有の挙動であるカイラルスピン構造のダイナミクスを利用しているという観点で、技術的に密接に関連した発明、対応する特別な技術的特徴を有する一群の発明といえることができる。

また、本発明の電子デバイスの製造方法は、少なくとも以下の構成を具備するものである。

ステージに基板を載せる工程、基板上にスピントルク生成層を堆積する工程、前記ステージの表面が300度以上に保たれた状態でノンコリニア反強磁性層を堆積する工程、前記基板が300度以上に加熱されるように熱処理を行う工程、微細加工を行う工程、から成ることを特徴とする。

さらに、本発明の電子デバイスの使用方法は、少なくとも以下の構成を具備するものである。

入力端子間に直流電流が導入されることによって発振素子として使用される、入力端子間に交流電流が導入されることによって検波素子として使用される、入力端子間にパルス幅が10ナノ秒以上のパルス電流が入力されることによって乱数生成素子として使用される、または、入力端子間にパルス幅が0.1ナノ秒以上、2ナノ秒以下のパルス電流が入力されることによってメモリ素子として使用されることを特徴とする。

#### 【発明の効果】

## 【 0 0 1 6 】

本発明に係る電子デバイスは無磁場中で動作することから、従来の強磁性体、コリニア反強磁性体、ノンコリニア反強磁性体を用いた発振素子、検波素子、乱数生成素子、メモリ素子が有していた課題が解決される。また、本発明に係る電子デバイスの特性は外部磁場に対して容易に変化しないことから、従来の強磁性体やノンコリニア反強磁性体を用いた発振素子、検波素子、乱数生成素子、メモリ素子が有していた課題が解決される。

また、本発明に係る電子デバイスを発振素子として使用した場合には、出力する交流信号の周波数の変調が可能であるため、従来の強磁性体を用いた発振素子が有していた課題が解決される。

また、本発明に係る電子デバイスを検波素子として使用した場合には、検出できる交流信号の周波数の変調が可能であり、従来の強磁性体を用いた検波素子が有していた課題が解決される。

## 【 図面の簡単な説明 】

## 【 0 0 1 7 】

【 図 1 】 本発明に係る電子デバイスの第 1 実施例（基本構造）を示した模式図である。

【 図 2 】 六方晶材料の結晶面の呼称を説明するための模式図である。

【 図 3 】 D019 Mn<sub>3</sub>SnのC面に形成されるカゴメ格子と、そこに形成されるカイラルスピン構造を説明するための模式図である。

【 図 4 】 本発明に係る電子デバイスの動作原理を説明するための模式図である。

【 図 5 】 本発明に係る電子デバイスの発振素子としての使用方法を説明するための模式図である。

【 図 6 】 本発明に係る電子デバイスの検波素子としての使用方法を説明するための模式図である。

【 図 7 】 本発明に係る電子デバイスの乱数生成素子としての使用方法を説明するための模式図である。

【 図 8 】 本発明に係る電子デバイスのメモリ素子としての使用方法を説明するための模式図である。

【 図 9 】 第 1 実施例の特性（数値シミュレーション）の説明図である。

【 図 1 0 】 第 1 実施例の特性（実験結果）の説明図である。

【 図 1 1 】 本発明の第 2 実施例の構造を説明するための模式図である。

【 図 1 2 】 本発明の第 3 実施例の構造を説明するための模式図である。

【 図 1 3 】 本発明の第 4 実施例の構造を説明するための模式図である。

【 図 1 4 】 本発明の第 5 実施例の構造を説明するための模式図である。

【 図 1 5 】 本発明の第 6 実施例の構造を説明するための模式図である。

## 【 発明を実施するための形態 】

## 【 0 0 1 8 】

以下、図面を参照しながら本発明に係る電子デバイスについて説明する。なお、図面は説明を目的に作成された概念図であって、実施されるそのままの態様を必ずしも示しているものではないことに留意する必要がある。

## 【 0 0 1 9 】

（第 1 実施例：電子デバイスの基本構造）

図 1 は、本発明に係る電子デバイス 1 の基本構造を模式的に示したものであり、第 1 実施例とすることができる。（A）は斜視図、（B）は平面図、（C）は断面図である。以下、図 1 に示された X, Y, Z 直交座標軸を用いて説明する。Z 軸は基板垂直方向であり、X Y 軸が基板面内にある。

## 【 0 0 2 0 】

本発明に係る電子デバイス 1 は、少なくともスピントルク生成層 1 1 とノンコリニア反強磁性層 1 2 を備える。スピントルク生成層 1 1 とノンコリニア反強磁性層 1 2 は Z 軸方向に積層される。なお、図 1 ではスピントルク生成層 1 1 が下側、すなわち基板側に配置されているがこの順番は逆であっても構わない。また、図 1 ではスピントルク生成層 1 1

とノンコリニア反強磁性層 1 2 は隣接して設けられているが、必ずしも隣接していなくてもよく、本発明の技術的思想が損なわれない限りにおいて、この間に動作特性を調整することを目的として調整層など別の層が挿入されても構わない。

#### 【 0 0 2 1 】

図 1 においては、スピントルク生成層 1 1 は少なくとも基板面内において第 1 の方向に延伸した形状を有しており、その両端が第 1 入力端子 Tx1 と第 2 入力端子 Tx2 に接続される。なお、図 1 においては第 1 の方向は X 方向である。また、図 1 に示された実施の形態においては、スピントルク生成層 1 1 は十字形状にパターニングされており、Y 方向の両端が第 1 出力端子 Ty1、第 2 出力端子 Ty2 に接続されている。なお、後に述べるように第 1 出力端子 Ty1 と第 2 出力端子 Ty2 からは正負対となる出力信号が生成されることから、これらの端子は素子の外部にて差動増幅器に接続されることが好ましい。

10

#### 【 0 0 2 2 】

図 1 に示された実施の形態においては、十字形状にパターニングされたスピントルク生成層 1 1 の交差点上にノンコリニア反強磁性層 1 2 が設けられている。ノンコリニア反強磁性層 1 2 は円柱状の形状を有している。スピントルク生成層 1 1 の幅 W は 20 nm から 400 nm、長さ L は 60 nm から 1000 nm であることが好ましい。またノンコリニア反強磁性層 1 2 の直径 D は 20 nm から 500 nm、より好適には 20 nm から 200 nm であることが好ましい。また W と D の差は 50 nm 以下であることが好ましい。なお、D の好適な設計範囲を決める物理的な要因については後述される。図 1 ではノンコリニア反強磁性層 1 2 の平面形状は円形となっているが、実際にはその限りではない。例えばその平面形状が正方形であっても構わない。正方形であった場合、その一辺の長さの好適な設計範囲は上述の D の好適な設計範囲と同じである。

20

#### 【 0 0 2 3 】

図 1 には示されていないが、スピントルク生成層 1 1 やノンコリニア反強磁性層 1 2 の結晶配向の制御や基板との密着性の向上を目的とし、積層構造の下側に下地層、シード層、バッファ層が設けられても良く、また微細加工プロセスでの材料の保護の観点から積層構造の上側にキャップ層が設けられても良い。なお、図 1 に示された実施の形態においては、スピントルク生成層 1 1 は、入力端子と出力端子とが分かり易くなるように、十字形上に延伸されているが、ノンコリニア反強磁性層 1 2 と同程度の拡がりに収まるものであっても構わない。このことについては、磁気秩序が形成される面と電流方向との関係でより深く理解されるが、これについては後述する。

30

#### 【 0 0 2 4 】

(設定されるべき磁気秩序、及びそれを与えるためのノンコリニア反強磁性層の材料)

次に、図 1 に示された実施の形態におけるスピントルク生成層 1 1、ノンコリニア反強磁性層 1 2 に用いる材料について説明する。初めにノンコリニア反強磁性層 1 2 に用いることのできる材料について説明する。ノンコリニア反強磁性層 1 2 はノンコリニア(非共線的)な磁気秩序を有する物質からなる。代表的な例として  $DO_{19}$  規則構造を有する  $Mn_3Sn$  合金、 $Mn_3Ge$  合金、及び  $L2_1$  規則構造を有する  $Mn_3Ir$  合金、 $Mn_3Pt$  合金などのノンコリニア反強磁性体が例示される。これらの物質は後述されるようにカゴメ格子を有しており、カゴメ面においてノンコリニアな磁気秩序が形成される。

40

#### 【 0 0 2 5 】

図 1 に示された実施の形態においては、積層方向、すなわち Z 方向と、第 1 の方向、すなわち X 方向が成す平面、すなわち XZ 平面において、ノンコリニアな磁気秩序を有している必要がある。一例として  $DO_{19}$   $Mn_3Sn$  を例として、このことについて詳しく説明する。 $DO_{19}$  規則構造は、図 2 に示すような六方晶において、各サイトを占める元素が定まった規則構造である。六方晶の面の呼称として、3 軸表記における (001) 面のことを C 面、(110) 面のことを A 面、(100) 面のことを M 面と呼ぶことがあり、図 2 には、三者の関係が並べて示されている。さらに、4 軸表記での C 面、A 面、M 面が表す面についても、図 2 には記されている。 $DO_{19}$   $Mn_3Sn$  においては、C 面がカゴメ面となり、ここにノンコリニアな磁気秩序であるカイラルスピン構造が形成される。従

50



って $DO_{19}Mn_3Sn$ をノンコリニア反強磁性層12に用いる場合、C軸がXZ平面に対して直交する成分を有している必要があり、好適には直交していることが好ましい。なお、ノンコリニア反強磁性層12内の全領域においてこのような配向が実現している必要はなく、優先的な配向が上述の条件を満たしていれば良い。

#### 【0026】

図3には $DO_{19}Mn_3Sn$ のカゴメ格子において取り得る具体的なカイラルスピン構造が示されている。図において白抜き太い矢印と黒く塗りつぶされた太い矢印は、それぞれ異なる層に位置するMn原子の磁気モーメントの安定方向を表している。また細い矢印はこのような磁気秩序状態において観測される微小な磁化(弱強磁性の磁化ベクトル)の方向を表している。バルク、すなわち、3次元の全方向において十分な長さがある状態においては図3の(A)~(F)に示された6つの状態がエネルギー的に縮退している。

また、 $Mn_3AN$  ( $A = Ga, Ni, Cu$ )なども室温でノンコリニアな磁気秩序を形成することが知られており、ノンコリニア反強磁性層12に用いることができる。なお、厳密な意味ではノンコリニア反強磁性層12の磁気秩序は必ずしもノンコリニアな磁気秩序を有している必要はなく、その状態に応じて電気伝導特性が大きく変化するものであれば本発明を適用可能である。具体的な例として、 $RuO_2$ が例示される。 $RuO_2$ はコリニアな磁気秩序を有するが、結晶構造によって対称性が破られ、それに起因したホール効果(結晶ホール効果)が発現される。

#### 【0027】

(スピントルク生成層の材料)

次にスピントルク生成層11に用いることのできる材料について説明する。図1に示された実施の形態では、スピントルク生成層11は電流が第1入力端子Tx1と第2入力端子Tx2の間で流れたときにノンコリニア反強磁性層12にスピントルクが働くような材料である必要がある。一例として、Hf、Ta、W、Pt、Irなどの重金属(5d遷移金属)、及びそれらから成る合金または積層膜が例示される。別の例としては、BiとSeの化合物、BiとSbの化合物などのトポロジカル絶縁体も例示される。スピントルクの発現機構には任意性があり、スピントルク生成層11の内部でのスピンホール効果、または、スピントルク生成層11とノンコリニア反強磁性層12の界面におけるラシュバ・エデルシュタイン効果であっても良く、さらには、スピントルク生成層のトポロジカルなバンド構造に起因した伝導電子の運動量ベクトル(または波数ベクトル)とスピンの結合によるものであっても良い。

#### 【0028】

図4にはノンコリニア反強磁性層12に働くスピントルクの起源がスピントルク生成層11におけるスピンホール効果である場合の電流とスピン流の関係が図示されている。この場合には、スピントルク生成層11に流れる電流 $I_{Charge}$ がX方向に導入されると、Z方向にスピンの流れ、すなわちスピン流 $I_{Spin}$ が生じる。このスピン流 $I_{Spin}$ はノンコリニア反強磁性層12の内部に進入し、ノンコリニアな磁気秩序にトルクを及ぼす。本発明ではこれによって誘起されるノンコリニアな磁気秩序のダイナミクスを利用する。なお、スピンホール効果で生成されるスピン流を担う伝導電子はY方向のスピン偏極を有する。ここで用いられるスピントルク生成層11の種類によって、スピン偏極の符号は変化するが、本発明はいずれの符号のスピン偏極を生成する材料であっても実施可能である。

#### 【0029】

(電子デバイスの使用方法の概略)

次に本発明に係る電子デバイス1の使用方法について、発振素子、検波素子、乱数生成素子、メモリ素子として、使用する場合について、この順で説明する。いずれの素子として使用する場合においても、第1入力端子Tx1と第2入力端子Tx2の間で電流を導入した時にノンコリニア反強磁性層12内のノンコリニアな磁気秩序に誘起されるダイナミクスを利用するという点で共通している。なお、ここで利用するダイナミクスは、従来報告されていた強磁性体、コリニア反強磁性体、ノンコリニア反強磁性体のダイナミクスとは異なるものであり、本発明の発明者らの実験によって見出されたものである。このダイナミクスが、先に後述するとした磁気秩序が形成される面と電流方向との関係であるが、このこ

とにより、スピントルク生成層 1 1 は、必ずしも十字形上に延伸される必要がなく、ノンコリニア反強磁性層 1 2 と同程度の拡がりであっても足りることが理解されよう。

#### 【 0 0 3 0 】

図 5 は発振素子として動作する様子を示したものである。上から順に入力信号の時間変化、出力信号の時間変化、及びカイラルスピン構造の時間変化が模式的に示されている。発振素子として使用する場合には、第 1 入力端子 Tx1 と第 2 入力端子 Tx2 の間で直流電流を導入する。電流の符号は正負どちらであっても構わない。このとき、入力される電流の大きさがある閾値以上の場合に、第 1 出力端子から出力される電圧、または第 2 出力端子から出力される電圧、または第 1 出力端子から出力される電圧と第 2 出力端子から出力される電圧の差分は一定周波数で振動する。すなわち交流電圧が出力される。図 5 の中段において点線の長方形で囲った部分におけるカイラルスピン構造の時間変化が下段に図示されており、弱強磁性の磁化が時計回りまたは反時計回りに定常的に回転するような運動が誘起される。図では弱強磁性の磁化が時計の針の 1 1 時、1 時、3 時、5 時、7 時、9 時、1 1 時、1 時、の順で回転の様子が示されている。回転の方向はスピントルクの符号で決まる。この回転は直流の入力電流が導入されている限り継続し、かつ、外部からの磁場は必要とされない。本発明の電子デバイスの有利性を示す特徴である。このようにして第 1 入力端子と第 2 入力端子の間で直流電流を導入することによって、第 1、第 2 出力端子から交流電圧を取り出すことができる。なお、発生する交流電圧の周波数はノンコリニア反強磁性層 1 2 に用いる材料の磁気異方性、ジャロシンスキー・守谷相互作用定数と、導入する直流電流で決まる。

10

20

#### 【 0 0 3 1 】

図 6 は検波素子として動作する様子を示したものである。上から順に入力信号の時間変化、出力信号の時間変化、及びカイラルスピン構造の時間変化が模式的に示されている。検波素子として用いる場合には、第 1 入力端子 Tx1 と第 2 入力端子 Tx2 の間に交流電流が導入される。このとき、交流電流の振幅がある一定値以上あり、かつ周波数がある条件を満たしたとき、図 6 の下段に示されたようにカイラルスピン構造、及びそれに付随した弱強磁性の磁化の方向が時計回り、反時計回りの運動を繰り返す。図では、1 1 時、1 時、3 時、5 時、3 時、1 時、1 1 時、1 時、3 時、の順で振動の様子が示されている。実際には 1 時、3 時、5 時、3 時、1 時、3 時、5 時、3 時、の順など振幅の小さい範囲であっても本発明は実施可能である。カイラルスピン構造がこのような運動をすることにより、ホール抵抗が入力した交流電流と同じ周波数で振動する。これによって直流の出力電圧が得られる。出力電圧の符号は第 1 出力端子と第 2 出力端子で逆となる。従って第 1 出力端子と第 2 出力端子を差動増幅器に接続することでより大きな信号を得ることができる。この動作もまた、外部からの磁場の印加は必要とされず、有利である。

30

#### 【 0 0 3 2 】

図 7 は乱数生成素子として動作する様子を示したものである。上から順に入力信号の時間変化、弱強磁性の磁化の面直成分の時間変化、及びカイラルスピン構造の時間変化が模式的に示されている。乱数生成素子においてカイラルスピン構造に誘起されるダイナミクスは、図 5 を用いて説明した発振素子と同様である。本発明に係る電子デバイスに、振幅がある一定値以上であり、比較的長いパルス幅のパルス電流を導入すると、カイラルスピン構造の回転の位相が緩和して、終状態が予測できなくなる。乱数生成素子として利用する場合には、このことを利用する。一般に磁性体のダイナミクスが誘起されるごとの位相のコヒーレンスは室温では 1 0 周期程度で失われる。現実的な入力電流の強度で誘起されるカイラルスピン構造の運動の 1 周期の時間は、後述されるようにおおよそ 0 . 2 ナノ秒以上 4 ナノ秒以下の範囲にあり、典型的には 1 ナノ秒である。従って用いる材料や入力するパルス電流の強度にも依存するがパルス幅が 1 0 ナノ秒以上の矩形型のパルス電流を入力することで、1 0 回以上カイラルスピン構造の回転が起こることになり、終状態の予想が不可能となる。すなわちこの後何らかの方法でカイラルスピン構造の状態を読み出すことで真性物理乱数を取り出すことができる。なお、図 7 では矩形かつ正のパルス電流が導入される場合が示されているが、パルス幅の形状と符号には任意性がある。例えば台形型

40

50

のパルスであっても良く、また正負振動するバーストパルスであっても良い。

### 【 0 0 3 3 】

図 8 はメモリ素子として動作する様子を示したものである。上から順に入力信号の時間変化、弱強磁性の磁化の時間変化、及びカイラルスピン構造の時間変化が模式的に示されている。メモリ素子の動作方法は図 7 を用いて説明した乱数生成素子と似ているが、パルス幅が極端に短く、終状態が十分に制御できる範囲であることが異なる。例えば 1 周期の半分のパルス幅のパルス電流を導入することで 11 時は 5 時に、1 時は 7 時に、というように状態を切り替えることができる。図 8 は、11 時から 5 時への切り替えられる例を示している。上述の通り 1 周期の時間は 0.2 ナノ秒以上 4 ナノ秒以下の範囲にあることから入力パルス電流のパルス幅は 0.1 ナノ秒以上、2 ナノ秒以下であることが好ましい。

10

### 【 0 0 3 4 】

(電子デバイスの動作原理)

これまでに説明した事象の基礎となる動作原理を説明する。具体的には、本発明の発明者らが発見したカイラルスピン構造にスピントルクが働いたときに誘起されるダイナミクスについて説明することによって、本発明が利用している現象の基礎、言うなれば、特許法上の自然法則、について述べる。

### 【 0 0 3 5 】

図 3 を用いて説明したように、例えば  $DO_{18}$  規則構造の  $Mn_3Sn$  であれば、C 面 (0 0 1 面) がカゴメ格子を組み、6 つのエネルギー的に等価なノンコリニアな磁気秩序が形成される (縮退している)。なお、M 面配向膜、A 面配向膜のように C 軸が膜面内方向を向く薄膜の場合、図 3 の (A)、(B)、(D) 及び (E) と、(C) 及び (F) との間で縮退が解け、エネルギー順位が 4 : 2 に分裂することもある。この場合も (A)、(B)、(D)、(E) の内部エネルギーは実質的に等価である。ここで (A)、(B) と (D)、(E) ではベリー曲率の膜面直成分の符号が異なることから、異常ホール効果などを介して電氣的に区別することができる。

20

### 【 0 0 3 6 】

今、このカゴメ格子にスピントルクが働く場合を考える。ここでは具体的に図 4 に示されるように、スピントルクの起源がスピントルク生成層 11 におけるスピンホール効果である場合を考えることとする。この場合、Z 方向にスピン流  $I_{Spin}$  が生成され、ノンコリニア反強磁性層 12 には Y 方向に偏極した電子スピンの注入される。するとスピン移行トルクにより、カイラルスピン構造の各サイトの磁気モーメントは初めに Y 方向に起き上がり、続いてカゴメ面 (XZ 面) で回転する。この際、各サイトの磁気モーメントの回転方向が全て同じであることが重要な点である。結果としてスピントルクの符号が一定であれば同一方向への回転が継続され、スピントルクの符号が正負で振動すれば、それに追従してカイラルスピン構造も時計回り、反時計回りの運動を繰り返すこととなる。このようなダイナミクスは後述される発明者らの計算と実験によって明らかになったものであり、それによって実現される発振素子、検波素子、乱数生成素子、メモリ素子は、これまでに報告されてきた強磁性体やコリニア反強磁性体、およびノンコリニア反強磁性体のダイナミクスを利用する素子とは一線を画すものとなる。特に、非特許文献 7 で示されるところの、単に、ノンコリニア反強磁性体を用いるという点でのみ共通する技術とも峻別されるべきであることは、留意されるべきである。

30

40

### 【 0 0 3 7 】

カイラルスピン構造に回転運動が誘起されるためのスピントルクの大きさには閾値があり、これはノンコリニア反強磁性層 12 に用いる材料の特性、具体的には磁気異方性、ジャロシンスキー・守谷相互作用などで決まる。一方、電流あたりが発現するスピントルクの大きさはスピントルク生成層 11 に用いる材料で決まる。また、カイラルスピン構造の回転運動の速さは、ノンコリニア反強磁性層 12 の特性と、印加されるスピントルクの大

50

きさで決まる。なお、上述の説明ではスピントルクが角運動量の移行というかたちで断熱的に働く（Anti damping torque、Slonczewski like torqueなどと呼ばれる）場合の描像を述べたが、電流によってカイラルスピン構造の各サイトの磁気モーメントに働くトルクは有効磁場的（Field like torqueなどと呼ばれる）であっても構わない。

#### 【0038】

上述の説明から分かるように、本発明はノンコリニア反強磁性層12におけるカイラルスピン構造のダイナミクスに立脚しており、従ってノンコリニア反強磁性層12は単一の磁区（Single domain）を有していることが望ましい。発明者らの実験から、ノンコリニア反強磁性を示すD0<sub>19</sub>規則化したMn<sub>3</sub>Sn薄膜の磁区のサイズは200nm程度であることが明らかになった。このことからノンコリニア反強磁性層12の直径Dは200nm以下であることが好ましいこととなる。ただし実際にはノンコリニア反強磁性体の磁区のサイズは用いる材料や薄膜の堆積方法、基板などによって変わり得るものであり、それに応じてノンコリニア反強磁性層12の直径Dの好適な設計範囲も変わり得る。

10

#### 【0039】

（第1実施例の製造方法及び動作検証）

ノンコリニア反強磁性体のカイラルスピン構造にスピントルクが働いたときに誘起されるダイナミクスに関する発明者らの数値シミュレーション結果、及び実験結果を示すことにより、第1実施例について、より具体的に説明する。

#### 【0040】

図9（A）は発明者らが行ったカイラルスピン構造にスピントルクが働いた際の弱強磁性の磁気モーメントの膜面垂直方向成分の時間変化の数値シミュレーションの結果である。Landau Lifshitz Gilbert方程式に基づき、カゴメ格子の3つの副格子に対して時間発展的な計算を行ったものである。材料のパラメータはD0<sub>19</sub> Mn<sub>3</sub>Snを模擬して設定されており、カゴメ面がXZ面にあり、ここにY方向のスピンの注入された際にAnti damping torqueの形式でトルクが加わることが想定されている。また入力する電流の電流密度とスピントルクの換算は、スピントルク生成層としてW、Ptを用いた場合に予測される変換係数を用いて行われている。電流密度が2.1 MA/cm<sup>2</sup>、2.5 MA/cm<sup>2</sup>及び2.9 MA/cm<sup>2</sup>の3種類の場合についての計算結果が示されている。電流は8ナノ秒から30ナノ秒の間に導入されている。電流密度が2.1 MA/cm<sup>2</sup>の場合には有意な変化は起こっていないのに対して、2.5 MA/cm<sup>2</sup>及び2.9 MA/cm<sup>2</sup>の場合には弱強磁性の磁気モーメントが振動しており、振動の周期は電流密度が大きいほど短くなっていることが分かる。図9（B）は、図9（A）に示したような要領で計算を行った上で、振動の周波数を導入した入力電流の電流密度に対してプロットした結果が示されている。ある閾値以上で振動が誘起され、その振動の周波数は徐々に原点を通る一次関数に漸近していることが分かる。より広い範囲で計算を行ったところ、導入可能な現実的な電流密度の範囲内において、振動の周波数はおよそ250 MHzから5 GHzの範囲内で変化することが分かった。この逆数である4 nsから0.2 nsが上述のカイラルスピン構造の回転周期に対応しており、これによってメモリ素子や乱数生成素子に用いる入力パルス電流のパルス幅が決定される。

20

30

このように振動の周波数を一つの素子で外部磁場などを印加することなく変化させられるのは従来の強磁性体を用いた発振素子にはない特筆されるべき特徴であり、これによって本発明の出力周波数が可変な発振素子、及び検波ができる周波数が可変な検波素子が提供される。

40

#### 【0041】

図10は、発明者らが行った実験結果を示すものである。本実験に用いた積層膜はMgO（110）基板上に堆積した。膜構成は基板側からW（3 nm）、Ta（1 nm）、Mn<sub>3</sub>Sn（8.3 nm）、Pt（4 nm）である。W/Ta層がスピントルク生成層11に相当し、Mn<sub>3</sub>Snがノンコリニア反強磁性層12に相当する。またPtは後に第3実施例で述べられる第2スピントルク生成層13に相当する。なお、W層の膜厚は1～10 nm、Ta層は0.5～3 nmの範囲で変更しても同等の特性が得られることが確認されている。またMn<sub>3</sub>Snの膜厚は50 nm程度まで厚くしても同等の特性が得られることが確認されている。各層の堆積はDCマグネトロ

50

ンスパッタリング法により行い、装置のステージ上に基板を載せ、続いて各層を堆積した。なおMn<sub>3</sub>Sn層成膜時はステージは400度に加熱されている。このステージの温度は300度以上にすることが好ましく、より好適には350度から500度の範囲に設定される。また別の実験からW層、Ta層を堆積する際もステージを加熱することが好ましいことが分かった。Mn<sub>3</sub>Snを含む積層膜の堆積後は500度で1時間熱処理を行った。この熱処理の温度も300度以上とすることが望ましく、より好適には350度から600度の範囲に設定される。X線回折と断面電子顕微鏡観察からMn<sub>3</sub>SnはD0<sub>19</sub>規則化しており、M面配向していることが確認されている。またその結晶配向の方位関係はMgO基板の[001]方向がMn<sub>3</sub>Snの[0001]方向と平行であった。薄膜堆積後はフォトリソグラフィ、アルゴンイオンミリングなどを用いて微細加工を行った。

10

#### 【0042】

図10(A)には測定した素子の走査電子顕微鏡像、及び測定回路が示されている。当該素子では簡易的な実験を行うために、スピントルク生成層11とノンコリニア反強磁性層12は同一形状にパターニングされており、写真の真ん中の十字部分がこの領域に相当する。左右の端子は第1入力端子Tx1、第2入力端子Tx2に相当し、上下の端子は第1出力端子Ty1、第2出力端子Ty2に相当する。なお、第1入力端子Tx1と第2入力端子Tx2を結ぶ線分はMgO基板の[001]方向と直交する方向に、第1出力端子Ty1と第2出力端子Ty2を結ぶ線分はMgO基板の[001]方向と平行になるように形成されている。また試料作製プロセスを簡略化するため、スピントルク生成層11の幅Wは10μm、出力端子側に伸びたホールプローブの幅は3μmとしている。従って、ノンコリニア反強磁性層12の10×3μm<sup>2</sup>の領域のカイラルスピン構造の状態を測定する構造になっている。前述の通り磁区のサイズは200nmであることから、これは複数の磁区を含むサイズである。

20

#### 【0043】

図10(B)には、垂直方向に磁場を掃引した際のホール抵抗の変化が示されている。負(正)の磁場で高い(低い)ホール抵抗値を示しており、これはホール効果がMn<sub>3</sub>Snのカイラルスピン構造の波数空間でのトポロジーに由来したものであることを意味しており、ここからMn<sub>3</sub>Snが図3に示したようなカイラルスピン構造を形成していることが確認できる。

#### 【0044】

図10(C)には、垂直方向の磁場を用いてカイラルスピン構造の弱強磁性の磁化を上方向、下方向に初期化した後、正方向、負方向にパルス幅100msecの電流パルスを導入した後でホール抵抗を測定した際のホール抵抗と印加電流(密度)の関係が示されている。前述の通り、この試料では複数の磁区を同時に測定することになるため、それらの合計が測定結果に反映される。図を見ると、ある閾値以上でホール抵抗値は真ん中付近に遷移していることが分かる。これは複数の磁区が100msecという、カイラルスピン構造のダイナミクスの周期と比べて十分に長い時間で乱雑化され、電流パルス印加後はそれぞれの磁区が6つの安定な状態のうちのいずれかに落ち着き、その平均として真ん中付近のホール抵抗値が観測されたものとして理解できる。

30

#### 【0045】

ここまで、図1に示される第1実施例について、動作原理を述べた上で、使用条件等につき説明したが、図1に示される構造を变形することで、本発明の電子デバイスをより効果的に利用することができる。これらの態様も、当然ながら、本発明の実施例に属するものとなる。以下、第2ないし第6実施例について説明する。なお、見出しに付記したものは、それぞれの実施例の特徴的な性質若しくは特徴的な構造を端的に示したものである。

40

#### 【0046】

(第2実施例：同期利用)

図11は第2実施例の構造を模式的に示したXY平面図である。第2実施例は発振素子、検波素子として用いる場合に効果的である。第2実施例においては、ノンコリニア反強磁性層12のドットが複数個設けられ、それらが電氣的に接続されている。複数設けられたノンコリニア反強磁性層12のドットにおけるカイラルスピン構造の運動に伴い、高周

50

波の電気信号が出力される。出力された高周波の電気信号は他のノンコリニア反強磁性層 1 2 のドットに到達する。これらの複合作用の結果、非特許文献 3 で報告されている強磁性体の磁化の位相のロックによる同期発振と同様な現象がノンコリニア反強磁性体のカイラルスピン構造にも誘起される。このことによって、発振素子であれば周波数スペクトルが細く、かつ強度の強い、すなわち Q 値の高い交流電圧が出力される。また検波素子であれば、より狭い周波数範囲の入力信号のみを選択的に検出して高い出力信号を得ることができる。

#### 【 0 0 4 7 】

( 第 3 実施例 : HM/NCAFM/HM積層構造 )

図 1 2 は第 3 実施例の構造を模式的に示した X Z 断面図である。第 3 実施例は発振素子、検波素子、乱数生成素子、メモリ素子のいずれにも有用である。第 3 実施例においては、ノンコリニア反強磁性層 1 2 に対してスピントルク生成層 1 1 とは反対側の面が第 2 スピントルク生成層 1 3 に接続される。第 2 スピントルク生成層 1 3 に用いることができる材料は、前述のスピントルク生成層 1 1 に用いることのできる材料と同じであることから省略する。第 2 スピントルク生成層 1 3 は入力電流が導入された際にノンコリニア反強磁性層 1 2 に働くスピントルクを生成し、その方向はスピントルク生成層 1 1 が生成するスピントルクと同一方向である。これによってより強いスピントルクをノンコリニア反強磁性層 1 2 のカイラルスピン構造に働かせることができ、効率的な動作が実現される。

図 1 2 では、スピントルク生成層 1 1、第 2 スピントルク生成層 1 3 のいずれもがスピンホール効果を発現し、かつその符号が逆である場合の電流 ICharge の方向、スピン流 ISpin の方向が矢印で図示されている。図示の通り、スピントルク生成層 1 1、ノンコリニア反強磁性層 1 2、第 2 スピントルク生成層 1 3 の電気伝導が金属的である場合、入力した電流の一部は第 2 スピントルク生成層 1 3 を X 方向に流れることになる。この電流はスピン流 ISpin を生成する。スピントルク生成層 1 1 と第 2 スピントルク生成層 1 3 の実効スピンホール角が逆であれば、同方向に偏極した電子スピンのノンコリニア反強磁性層 1 2 に流れ込むことになり、より強いスピントルクが働く。従って、発振素子、検波素子であればより低電流、低電圧、低電力で大きな出力信号を得ることができる。また乱数生成素子、メモリ素子であればより低電流、低電圧、低電力で状態の更新が可能となる。なお、図 1 0 を用いて説明した実施例では W/Ta がスピントルク生成層 1 1、Pt が第 2 スピントルク生成層 1 3 に相当する。W/Ta は負のスピンホール角、Pt は正のスピンホール角を有することが知られており、これによって大きなトルクが Mn<sub>3</sub>Sn 層に働くように設計されている。

#### 【 0 0 4 8 】

( 第 4 実施例 : 狭窄構造 )

図 1 3 は第 4 実施例の構造を示した X Y 平面図、及び X Z 断面図である。これまでの実施の形態ではノンコリニア反強磁性層 1 2 は X Y 面内において円形の形状を有し、スピントルク生成層 1 1 内に収まるように形成される例が示されてきたが、第 4 実施例では形状を工夫することでノンコリニア反強磁性層 1 2 がスピントルク生成層 1 1 と同一形状にパターンニングされる。

第 4 実施例においては、ノンコリニア反強磁性層 1 2 において狭窄部 1 2 A が形成される。狭窄部 1 2 A は他の領域と比べて幅が狭くなっていることから、第 1 入力端子 Tx1 と第 2 入力端子 Tx2 の間で電流を導入した際、電流密度が高くなる。このことによって、狭窄部 1 2 A のみでカイラルスピン構造のダイナミクスが誘起され、他の領域では何も起こらない。従って狭窄部 1 2 A が十分に小さければ実質的に単一磁区 ( Single domain ) を電流で制御することが可能となる。このために、狭窄部 1 2 A におけるノンコリニア反強磁性層 1 2 の線幅は 2 0 0 nm 以下であることが好ましい。

第 4 実施例は、ノンコリニア反強磁性層 1 2 とスピントルク生成層 1 1 を同時にパターンニングできることから、工程数が低減し、製造コストを削減できる。なお、実際には狭窄部 1 2 A において電流密度の集中が起こることが本質であり、その意味では必ずしもスピントルク生成層 1 1 とノンコリニア反強磁性層 1 2 は同一形状を有していなくても構わな

い。

【 0 0 4 9 】

( 第 5 実施例 : TMR読み出し )

図 1 4 は第 5 実施例の構造を示した X Y Z斜視図、X Y平面図、X Z断面図である。これまでの実施の形態では、主にノンコリニア反強磁性層 1 2 のカイラルスピン構造の状態が異常ホール効果を介して電氣的に検出できることを利用し、第 1 出力端子 Ty1、第 2 出力端子 Ty2 が設けられる形態が示されてきたが、第 5 実施例においてはトンネル磁気抵抗効果を用いてノンコリニア反強磁性層 1 2 のカイラルスピン構造の状態を検出するべく、ここに唯一の出力端子を設けるようにする。この実施例は主には乱数生成素子、メモリ素子において効果的である。

第 5 実施例においては、ノンコリニア反強磁性層 1 2 に対してスピントルク生成層 1 1 とは反対側の面の側に接続してトンネルバリア層 1 4、及びトンネルバリア層 1 4 に対してノンコリニア反強磁性層 1 2 とは反対側の面に隣接して参照層 1 5 が設けられる。トンネルバリア層 1 4 は主には MgO、Al<sub>2</sub>O<sub>3</sub> などの絶縁体を用いることができる。参照層 1 5 は磁性材料から構成され、強磁性体を用いても良く、ノンコリニア反強磁性体を用いても良い。なお参照層 1 5 に用いる磁性材料の磁気構造は実質的に固定されている。また図 1 4 では基板側から順にスピントルク生成層 1 1、ノンコリニア反強磁性層 1 2、トンネルバリア層 1 4、参照層 1 5 が設けられているが、この順番は逆であっても構わない。ノンコリニア反強磁性層 1 2、トンネルバリア層 1 4、参照層 1 5 によって磁気トンネル接合が形成される。そしてこの磁気トンネル接合におけるトンネル磁気抵抗効果でノンコリニア反強磁性層 1 2 の状態を検出する。異常ホール効果を利用する方式と比べて省面積で形成することができ、また一般にトンネル磁気抵抗効果は異常ホール効果よりも大きな電気信号の出力が得られることから、安定した状態の読み出しが可能となる。なお、ノンコリニア反強磁性層 1 2 とトンネルバリア層 1 4 は図 1 4 では隣接して形成されているが、必ずしも隣接していなくてもよく、トンネル磁気抵抗効果による読み出し特性を向上させることなどを目的として、ノンコリニア反強磁性層 1 2 とトンネルバリア層 1 4 の間に強磁性層が挿入されても良い。なおトンネル磁気抵抗効果を用いて読み出すために、参照層 1 5 はトンネルバリア層 1 4 とは反対側の面がトンネル電極端子 T mtj に接続される。

【 0 0 5 0 】

さて、これまでに説明した第 2 実施例ないし第 5 実施例は、ノンコリニア反強磁性層 1 2 におけるノンコリニアな磁気構造に働くスピントルクの生成源であるスピントルク生成層 1 1 はノンコリニア反強磁性層 1 2 に隣接して設けられ、スピンホール効果などのスピン・軌道相互作用に由来する現象によってスピン流が生成される形態である。すなわち、これらの実施例は、何れも第 1 実施例に従属するものであった。その第 1 実施例については、調整層が設けられてもよい旨を説明したが、調整のためでなく、より積極的な意味で中間層を設ける有利な態様についても、本発明の発明者らは獲得した。以下、この態様について、説明する。

【 0 0 5 1 】

( 第 6 実施例 : スピン注入型 )

図 1 5 は第 6 実施例の構造を示した X Y Z斜視図、X Z断面図である。第 6 実施例ではノンコリニア反強磁性層 1 2 に隣接して中間層 1 6 が設けられ、中間層 1 6 に隣接してノンコリニア反強磁性層 1 2 とは反対側の面にスピントルク生成層 1 1 が設けられ、この 3 層を貫通する電流によってスピン偏極電流が生成され、そのスピン偏極電流がノンコリニア反強磁性層 1 2 のノンコリニアな磁気秩序に作用することを利用するものである。スピントルク生成層 1 1 とノンコリニア反強磁性層 1 2 のいずれか一方は第 1 端子 Tz1 に接続され、他方は第 2 端子 Tz2 に接続される。図 1 5 ではスピントルク生成層 1 1 が第 1 入力端子 Tz1 に、ノンコリニア反強磁性層 1 2 が第 2 入力端子 Tz2 に接続されているが、この関係には任意性がある。加えて、図 1 5 では基板側から順番にノンコリニア反強磁性層 1 2、中間層 1 6、スピントルク生成層 1 1 の順に積層されているが、この順は逆であっても構わない。

10

20

30

40

50

第6実施例においては第1端子と第2端子の間に入力電流を導入することで動作させる。中間層16は非磁性材料で構成される。Au、Ag、Cu、Ruなどの金属であっても良く、MgO、Al<sub>2</sub>O<sub>3</sub>などの絶縁体であっても良い。スピントルク生成層11は電流が導入された際、それをスピン偏極させられる材料である必要がある。例えば強磁性体はその機能を有する。スピントルク生成層11が強磁性体で構成される場合、その磁化Mの方向は第2の方向に実質的に固定されている。図15では第2の方向はY方向となっている。そしてノンコリニア反強磁性層12は第2の方向と直交する平面(図15ではXZ平面において)ノンコリニアな磁気秩序を有する。

第6実施例における動作原理を説明する。第6実施例においては、入力電流は第1端子Tz1と第2端子Tz2の間で導入される。発振素子であれば直流電流、検波素子であれば交流電流、乱数生成素子であれば比較的長いパルス電流、メモリ素子であれば十分に短いパルス電流である点はこれまでの実施の形態と共通する。第6実施例においては、電流がスピントルク生成層11を通過することでノンコリニア反強磁性層12にスピン偏極した電流が注入されることを特徴とする。一例として、図15に示されるように基板側から第2端子Tz2、ノンコリニア反強磁性層12、中間層16、スピントルク生成層11、第1端子Tz1の順に設けられており、第2端子Tz2から第1端子Tz1に向かって電流を流す場合を考える。このとき、伝導電子は第1端子Tz1から第2端子Tz2に向かって流れる。この電流はスピントルク生成層11を通過した際、スピントルク生成層11の磁化と相互作用し、Y方向にスピン偏極する。このスピン偏極した電子が中間層16を介してノンコリニア反強磁性層12に流入する。あとは図5～図8を用いて説明した通り、ノンコリニア反強磁性層12においてXZ平面に形成されたカイラルスピン構造の回転が起こる。

なおスピントルク生成層11は必ずしも強磁性体である必要はなく、スピン偏極電流を生成するための実効的な磁化が第2の方向を向いていれば良い。この実効的な磁化は波数空間のトポロジーによって誘起することも可能である。

また第6実施例において、出力信号の取り出し方、および出力端子の設け方には任意性がある。例えば図1を用いて説明された第1実施例と同様に異常ホール効果を用いて出力を得る場合、ノンコリニア反強磁性層12に対して膜面内で一方向(例えばX方向)に電流を流し、それに直交する方向(例えばY方向)に発生する電圧として出力信号を取り出すことができる。この場合には、ノンコリニア反強磁性層12に接続される形で出力信号を取り出すための電流入力端子対、及び出力端子対が直交する形で設けられることになる。一方、図14を用いて説明された第5実施例と同様にトンネル磁気抵抗効果を用いて出力を行う場合、第1端子Tz1と第2端子Tz2はそのまま出力端子となる。

#### 【0052】

(従来技術に対する有利な効果)

本発明の従来技術に対する有利な効果は、例えば、発振素子としての使用を例に挙げると、CMOSによる発振素子、水晶振動子というよく知られた素子から強磁性体等も含めた広くスピントロニクス技術を利用したことから得られる第一段階でのメリット、そこからさらに、本発明の特徴的構成から得られる第二段階でのメリットというように、二段階で捉えれば、その優位性をよりよく理解することができる。

第一段階では、従来技術の1/1000以下というように素子サイズを圧倒的に小さくすることができ、また、導入する電流も圧倒的に小さくすることができる。第二段階では、広い磁場範囲で安定して使用することが可能であり、磁場を印加するための特別な手段を必要としないということが挙げられ、このことは、既に説明したとおり、周波数可変性にも繋がるものである。

まとめると、本発明の効果は、集積度、省エネルギー、安定性、周波数可変性という高性能及び多機能を備えた電子デバイスを実現できるということができる。

#### 【0053】

以上、本発明の実施形態に係る電子デバイスについて、図面を参照して詳述してきたが、具体的な構成は、これらの実施例に限られるものではなく、本発明の要旨を逸脱しない範囲の設計の変更等があっても本発明に含まれる。例えば、第2ないし第6実施例につい



ては、本発明で用いるノンコリニアな磁気秩序のダイナミクスに関するメカニズムを阻害しない範囲内において、互いに組み合わせて用いることもできる。

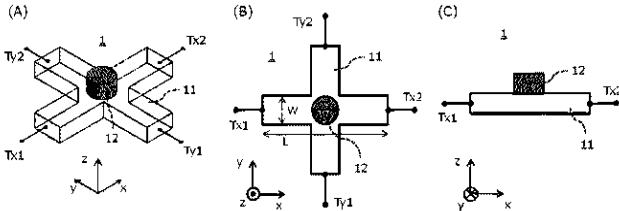
特に、材料や膜厚寸法などは、ここで開示された例に限定されなければ、所望の機能が発現されないというものではなく、ノンコリニアな磁気秩序が形成される層とスピントルクを発現できる層とが積層されるものであれば利用可能なものとなる。

【符号の説明】

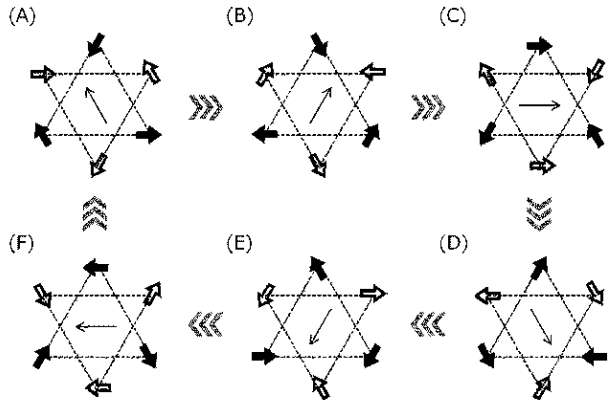
【 0 0 5 4 】

- 1 電子デバイス
- 1 1 スピントルク生成層
- 1 2 ノンコリニア反強磁性層
- 1 2 A 狭窄部
- 1 3 第2スピントルク生成層
- 1 4 トンネルバリア層
- 1 5 参照層
- 1 6 中間層

【 図 1 】

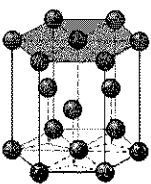


【 図 3 】



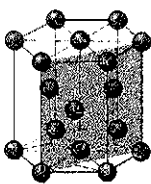
【 図 2 】

[C-plane]



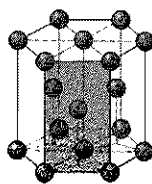
- 3-axis (001)
- 4-axis (0001)

[A-plane]



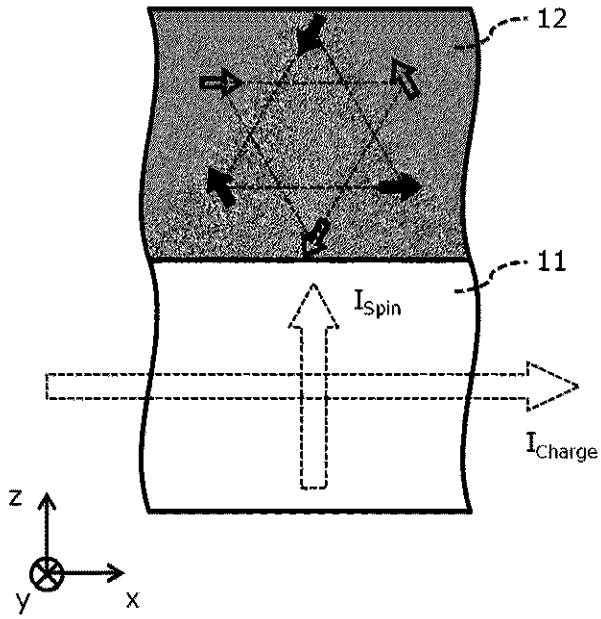
- 3-axis (110)
- 4-axis (11̄20) (1̄1̄20)
- (12̄10) (1̄2̄10)
- (2110) (2̄110)

[M-plane]

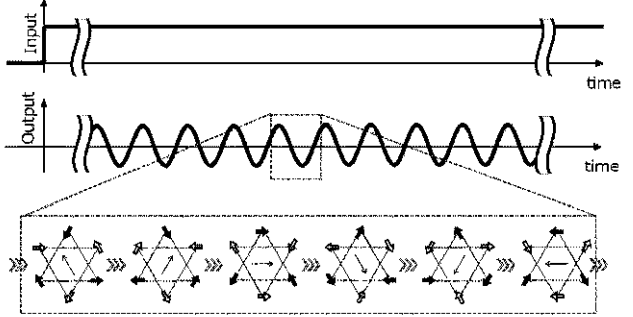


- 3-axis (100)
- 4-axis (11̄00) (1̄100)
- (1010) (1̄010)
- (0110) (01̄10)

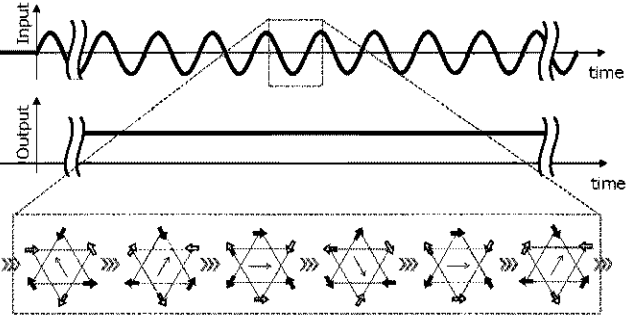
【 図 4 】



【 図 5 】

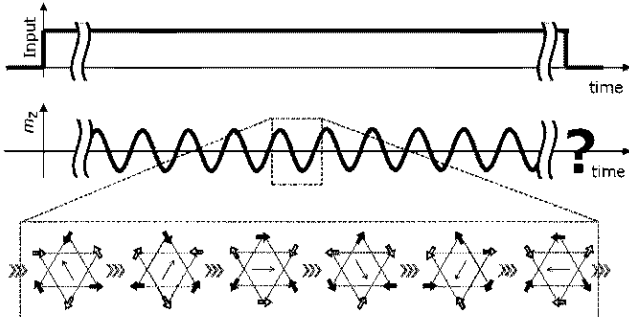


【 図 6 】

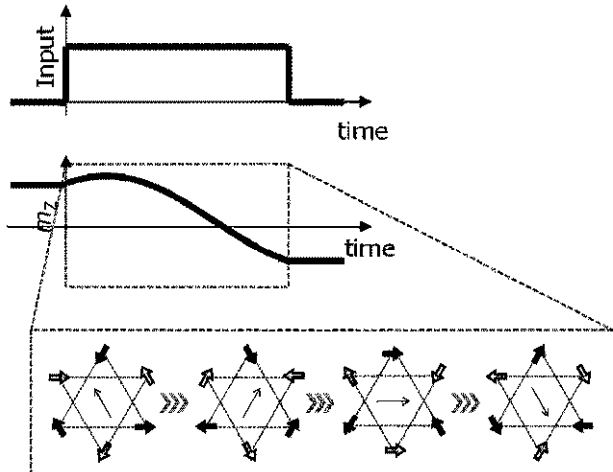


10

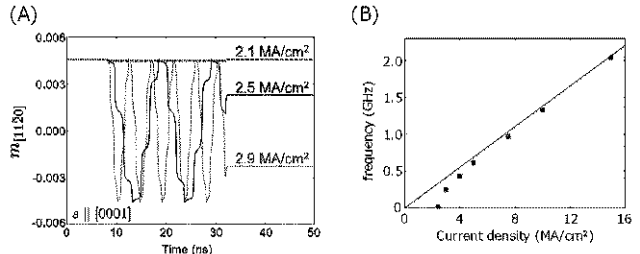
【 図 7 】



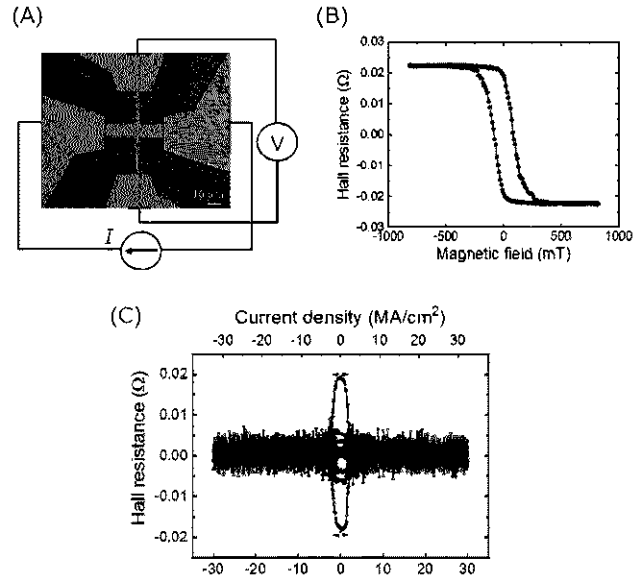
【 図 8 】



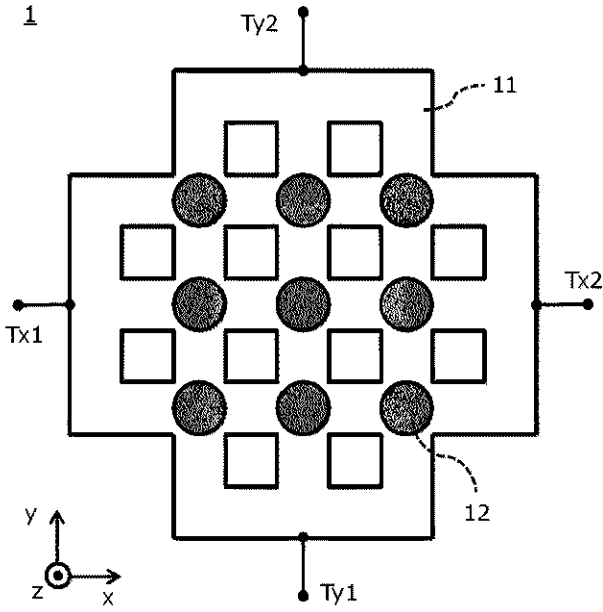
【 図 9 】



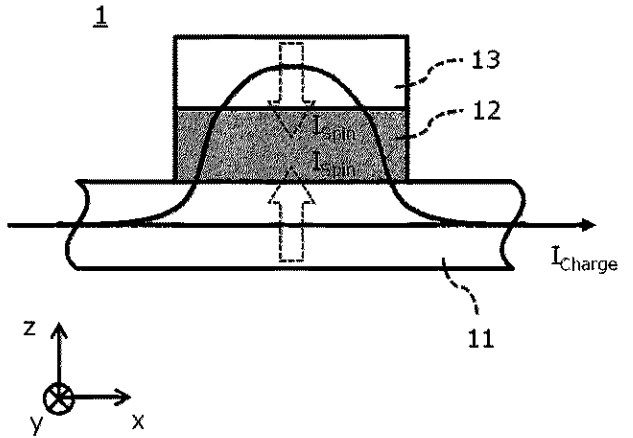
【 図 10 】



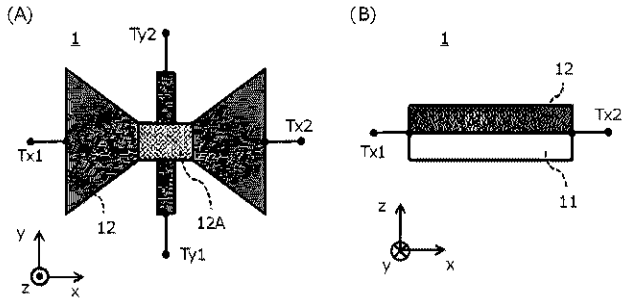
【図 1 1】



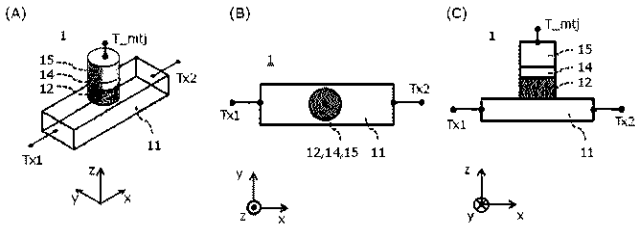
【図 1 2】



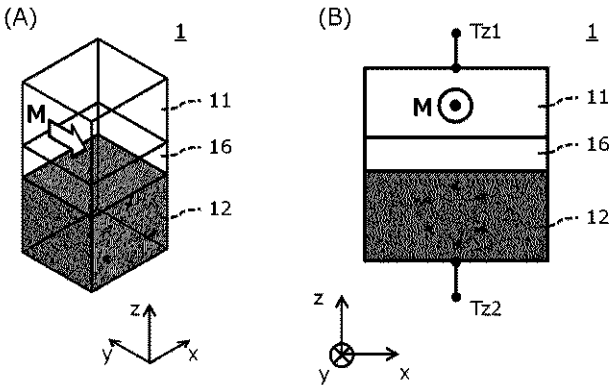
【図 1 3】



【図 1 4】



【図 1 5】



## フロントページの続き

(51)Int.Cl.	F I	テーマコード(参考)
	H 0 1 F 10/12	
(72)発明者	山根 結太 宮城県仙台市青葉区片平二丁目1番1号 国立大学法人東北大学内	
(72)発明者	家田 淳一 茨城県那珂郡東海村大字白方2番地4 国立研究開発法人日本原子力研究開発機構 原子力科学研究所内	
(72)発明者	ユン ジュヨン 宮城県仙台市青葉区片平二丁目1番1号 国立大学法人東北大学内	
(72)発明者	陣内 佛霖 宮城県仙台市青葉区片平二丁目1番1号 国立大学法人東北大学内	
(72)発明者	金井 駿 宮城県仙台市青葉区片平二丁目1番1号 国立大学法人東北大学内	
(72)発明者	大野 英男 宮城県仙台市青葉区片平二丁目1番1号 国立大学法人東北大学内	
Fターム(参考)	4M119 AA01 AA11 BB01 BB20 CC05 CC10 DD01 DD05 DD24 DD60 EE03 HH04 JJ01 JJ09 KK10 5E049 AA00 BA05 BA30 CB01 5F092 AA04 AA20 AB06 AB10 AC11 AC26 AD22 AD24 AD25 AD30 BB05 BB35 BB36 BB41 BE13 BE21 BE23 DA07 GA01 GA03	