

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号
特許第5105453号
(P5105453)

(45) 発行日 平成24年12月26日(2012.12.26)

(24) 登録日 平成24年10月12日(2012.10.12)

(51) Int.Cl.

F I

HO 4 N 5/225 (2006.01) HO 4 N 5/225 Z

HO 4 N 5/372 (2011.01) HO 4 N 5/335 7 2 O

HO 1 L 27/148 (2006.01) HO 1 L 27/14 B

請求項の数 7 (全 24 頁)

(21) 出願番号	特願2010-286019 (P2010-286019)	(73) 特許権者	505374783
(22) 出願日	平成22年12月22日 (2010.12.22)		独立行政法人日本原子力研究開発機構
(65) 公開番号	特開2011-151797 (P2011-151797A)		茨城県那珂郡東海村村松4番地49
(43) 公開日	平成23年8月4日 (2011.8.4)	(73) 特許権者	000125347
審査請求日	平成24年5月14日 (2012.5.14)		学校法人近畿大学
(31) 優先権主張番号	特願2009-294755 (P2009-294755)		大阪府東大阪市小若江3丁目4番1号
(32) 優先日	平成21年12月25日 (2009.12.25)	(73) 特許権者	510000541
(33) 優先権主張国	日本国(JP)		江藤 九重
早期審査対象出願			大阪府箕面市栗生間谷東7丁目2番2号
		(73) 特許権者	510000552
			秋濃 俊昭
			京都府京都市上京区歓喜寺前町5丁目5番1号
		(74) 代理人	100097113
			弁理士 堀 城之
			最終頁に続く

(54) 【発明の名称】 撮像素子、半導体装置、及び撮像方法、撮像装置

(57) 【特許請求の範囲】

【請求項1】

画素が2次元に配列された構成を具備し、撮像動作を行い、画像信号を出力する撮像素子であって、

前記画素は、

光を信号電荷として出力する光電変換部と、

一連の撮像動作における複数の異なる撮像タイミングで前記光電変換部から出力された複数の信号電荷を蓄積する複数の転送段で構成され、前記信号電荷が注入される入力転送段と、転送方向の最終段となる最終転送段とが隣接して構成され、前記入力転送段と前記最終転送段との間で、転送方向が180°向きを変える折り返し部分を4箇所以上具備するように蛇行するCCDメモリを前記光電変換部毎に具備し、

再度の撮像動作によって、前記複数の画像信号記録要素は、再度の撮像動作における複数の異なる撮像タイミングで前記光電変換部から出力された複数の信号電荷を、各画像信号記録要素に蓄積されていた信号電荷にそれぞれ加算して得られた複数の積分信号電荷をそれぞれ蓄積し、

前記複数の積分信号電荷に基づく画像信号を出力することを特徴とする撮像素子。

【請求項2】

前記CCDメモリは、4相駆動CCD又は3相駆動CCDであり、

前記折り返し部分を介して隣接する2本のラインのうちの一方のラインにおいて用いられる連続した2つの転送電極と、前記2本のラインのうちの他方のラインにおいて前記2

つの転送電極と隣接し連続する2つの転送電極において、

前記一方のラインにおける2つの転送電極と前記他方のラインにおける2つの転送電極のうち、双方のラインにおける転送方向上流側にある転送電極同士、及び双方のラインにおける転送方向下流側にある転送電極同士を接続する2本の配線が用いられ、

前記2本の配線が前記2本のライン間で交差する構成を具備することを特徴とする請求項1に記載の撮像素子。

【請求項3】

前記折り返し部分を介して隣接する2本のラインが2組、各ラインの延伸方向が平行でありかつ折り返し部分が対向するように、各ラインの延伸方向において隣接して設けられ、

、

前記2組の折り返し部分の間にはチャンネルストップ領域が形成され、

前記2組のそれぞれの折り返し部分において前記2本の配線が用いられ、当該2本の配線は、前記チャンネルストップ領域の上で交差し、前記2組の間で接続された構成を具備することを特徴とする請求項2に記載の撮像素子。

【請求項4】

前記CCDメモリにおける各転送段におけるチャンネルは、

酸化膜を介して前記チャンネル上に形成された転送電極に予め設定された電圧が印加された際に電位井戸を前記チャンネル中に形成するように設定された不純物濃度をもつ第1の不純物領域と、前記電圧が印加された際に前記第1の不純物領域よりも深い前記電位井戸を形成する第2の不純物領域と、を具備し、

隣接する2本のラインのうちの一方のライン中の転送段において前記第1の不純物領域から前記第2の不純物領域に向かう方向と、前記2本のラインのうちの他方のラインにおける前記第1の不純物領域から前記第2の不純物領域に向かう方向とは逆向きであり、

前記一方のラインと前記他方のラインのうち転送方向の上流側にある上流側ラインの転送方向の末端にある転送段と、前記一方のラインと前記他方のラインのうち転送方向の下流側にある下流側ラインの転送方向の始点にある転送段とが、

前記上流側ライン側に前記第1の不純物領域、前記下流側ライン側に前記第2の不純物領域をもつように構成された転送段で接続されたことを特徴とする請求項1に記載の撮像素子。

【請求項5】

前記CCDメモリの転送動作において、

前記最終転送段から前記入力転送段への信号電荷の転送を行わない上書きモードと、

前記最終転送段から前記入力転送段への転送動作を行った後で、前記光電変換部から出力された信号電荷を前記入力転送段に注入する動作を行う蓄積モードと、

の2種類の動作モードをもつことを特徴とする請求項1から請求項4までのいずれか1項に記載の撮像素子。

【請求項6】

前記CCDメモリ中の一つの転送段には、所定の量を超えた信号電荷を前記CCDメモリの外に排出するゲートが接続されたことを特徴とする請求項1から請求項5までのいずれか1項に記載の撮像素子。

【請求項7】

請求項1から請求項6までのいずれか1項に記載の撮像素子を用いて画像信号を得ることを特徴とする撮像装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、2次元画像を得るための撮像素子及び撮像方法、撮像装置に関する。また、CCD（電荷結合素子）を具備する半導体装置に関する。

【背景技術】

【0002】

10

20

30

40

50

結像光学系によって結像された光による２次元画像を電気信号に変換して出力する撮像素子として、半導体を用いたＣＣＤイメージセンサやＣＭＯＳイメージセンサが知られており、広い範囲で使用されている。ＣＣＤイメージセンサにおいては、多数の画素で得られた画像信号を、ＣＣＤ（電荷結合素子）を用いて順次転送することにより外部に読み出す。ＣＭＯＳイメージセンサにおいては、ＣＭＯＳスイッチによって画素を順次走査して画像信号を外部に読み出す。これらは、通常用いられる動画用に、例えば３０コマ／秒程度のフレームレートで動作する場合が大半である。一方、極めて持続時間の短い現象を撮像する超高速撮影においては、例えば１００万コマ／秒程度のフレームレートが要求される場合もある。ところが、ＣＣＤやＣＭＯＳスイッチによって多数の画素からの画像信号を外部へ読み出すためには、ある程度の時間を要するために、これらの撮像素子にこう

10

【０００３】

ＣＣＤイメージセンサにおいて採用されているこのような方式として、並列・部分読み出し方式と呼ばれる方式がある。この方式においては、読み出し経路を多数設け、かつ高速読み出し時には使用する画素を間引きすることによって、画像信号を読み出す時間を短縮することによって高速度撮像を行う。この方式においては、３０万程度の画素数で１万フレーム／秒程度の撮像ができるものが市販されている。

【０００４】

他の方式として、画素周辺記録型と呼ばれる方式がある。この方式においては、個々の画素における光電変換部の周辺に、この画素に対応させて多数の画像信号記録要素を形成する。画像信号記録要素は、この光電変換部で得られた画像信号を一時的に記憶する。ここで、１回の極めて短い積分時間によって一つの光電変換部で得られた画像信号を、画像信号記録要素の一つに記憶させることができる。このため、１つの短い積分時間毎に得られた画像信号を順次異なる画像信号記録要素に記憶させることができる。その後、多数コマの撮像が終了したら（一つの画素における全ての画像信号記録要素が画像信号を記憶した後）、この画像信号を外部に読み出すことができる。この読み出しに時間を要しても、画像信号記録要素が各々の画像信号を記憶しておけば、この画像信号を適正に読み出すことができる。また、積分時間が短いために画像信号強度は低くなるが、光電変換部（フォトダイオード）の面積を大きくとることにより、画像信号強度を保つことができる。この

20

30

【０００５】

画像信号の転送にも用いられているＣＣＤを用い、ＣＣＤの各転送段をこの画像信号記録要素として用いることが可能である。すなわち、この場合には、ＣＣＤをメモリ（ＣＣＤメモリ）として用いる。図９は、この撮像素子４００の構成を示す図である。この図では、２×２画素の場合が示されており、各画素には、光電変換部４０１の他に、８つの転送段からなるＣＣＤメモリ４０２が形成されている。ＣＣＤメモリ４０２において、光電変換部４０１で発生した信号電荷を、図中に示された矢印の方向に順次転送する構成とすれば、このＣＣＤメモリ４０２は、８つの信号電荷を一時的に記憶することができる。全ての転送段に信号電荷が蓄積された後で、初めの信号電荷から垂直ＣＣＤ４０３で順次読み出される。その後、この信号電荷は、垂直ＣＣＤ４０３で下向きに水平ＣＣＤ４０４まで転送され、水平ＣＣＤ４０４では左側に転送された後に、出力部４０５で電気信号に変換されて出力される。図９の場合、各画素毎に８つの画像信号記録要素をもつ。

40

【０００６】

この場合には、画像信号記録要素の数を確保するために、ＣＣＤメモリ４０２を蛇行させて一つの画素内に収納する。ＣＣＤメモリ４０２は垂直ＣＣＤ４０３、水平ＣＣＤ４０４と同様に製造できる。ただし、ＣＣＤを蛇行させる場合には、その転送方向が変わる点における電極構造を複雑にする必要がある。

【０００７】

この点を改善し、ＣＣＤを蛇行させない方式で画像信号記録要素の数を確保した構成が

50

非特許文献1に記載されている。図10は、この撮像素子500の構成を示す図である。この構成によれば、光電変換部501で得られた信号電荷は、入力ゲート502を介して水平CCD503に順次転送され、水平CCD503中を右方向に転送される。水平CCD503の各転送段には、垂直CCD504が接続されている。水平CCD503における5つの転送段全てに信号電荷が蓄積された後で、これらの信号電荷は、一斉に各垂直CCD504に転送される。この動作を繰り返すことにより、水平CCD503と垂直CCD504がCCDメモリとして機能する。図10の例の場合、各画素における画像信号記録要素の数は、5つの転送段をもつ水平CCD503と、各々が5つの転送段をもつ5本の垂直CCD504により、計30個となる。なお、各信号電荷は、垂直CCD504中で図中の下側において図示された範囲外まで転送されることにより、読み出される。

10

【0008】

この場合には、画像信号記録要素が水平CCD503と垂直CCD504だけで構成されるので、その構成が前記の例と比べて単純となる。

【0009】

また、非特許文献2には、非特許文献1における水平CCD、垂直CCDの代わりに、垂直方向からわずかに傾斜させた方向に延びる形態のCCDメモリを用い、これを垂直CCDと接続させた構成の撮像素子が記載されている。図11は、この撮像素子600の構成を示す図である。ここでは、この撮像素子600における3×3個の画素の構成が示されている。光電変換部601には、垂直方向からわずかに傾斜したCCDメモリ602が接続されている。CCDメモリ602は、この方向に直線的に延び、この光電変換部601が属する画素よりも下側で垂直CCD603に接続される。光電変換部601で得られた信号電荷は、CCDメモリ602中を下側に転送され、垂直CCD603、水平CCD604を介し、出力部605で電気信号に変換されて読み出される。垂直CCD603、水平CCD604の動作は、図9の場合と同様である。

20

【0010】

この場合、CCDメモリ602を直線的に長くとることが可能であるため、その画像信号記録要素の数（転送段の数）を多くとることが可能である。また、この構成は、直線的なCCDのみを用いて構成されるため、構造が単純であり、その製造も容易である。この撮像素子600を用いて、画素数が30万、100万コマ／秒の画像を連続144枚撮像することができる。

30

【0011】

こうした構造をもつ画素周辺記録型の撮像素子を用いて、高速度撮像用の撮像装置を得ることができる。

【先行技術文献】

【非特許文献】

【0012】

【非特許文献1】F. W. Kosonocky等、「360×360-Element Very High Frame Rate Burst Image Sensor」、ISSCC1996、Digest of Technical Papers、P182（1996年）

40

【非特許文献2】G. Etoh等、「A CCD Image Sensor of 1M frames/s for Continuous Image Capturing of 103 Frames」、ISSCC2002、Digest of Technical Papers、P46（2002年）

【発明の概要】

【発明が解決しようとする課題】

【0013】

例えば、加速器を用いた実験等においては、中性子等の粒子の衝突で生じた現象を観測することがある。この場合、粒子自身を観測するのではなく、粒子が蛍光物質（シンチレータ）に入射した際に生ずる持続時間の短い発光を高速度撮像することが必要である。こ

50

の場合には、受光する光信号が微弱であるため、高速度撮像を行って積分時間を短くした場合には、高強度あるいは十分なS/N比で画像信号が得られず、良好な画像を得ることが困難である。

【0014】

従って、高速度撮像を行なう際に、高いS/N比で画像信号を得ることは困難であった。

【0015】

本発明は、かかる問題点に鑑みてなされたものであり、上記問題点を解決する発明を提供することを目的とする。

【課題を解決するための手段】

【0016】

本発明は、上記課題を解決すべく、以下に掲げる構成とした。

本発明の撮像素子は、画素が2次元に配列された構成を具備し、撮像動作を行い、画像信号を出力する撮像素子であって、前記画素は、光を信号電荷として出力する光電変換部と、一連の撮像動作における複数の異なる撮像タイミングで前記光電変換部から出力された複数の信号電荷を蓄積する複数の転送段で構成され、前記信号電荷が注入される入力転送段と、転送方向の最終段となる最終転送段とが隣接して構成され、前記入力転送段と前記最終転送段との間で、転送方向が180°向きを変える折り返し部分を4箇所以上具備するように蛇行するCCDメモリを前記光電変換部毎に具備し、再度の撮像動作によって、前記複数の画像信号記録要素は、再度の撮像動作における複数の異なる撮像タイミングで前記光電変換部から出力された複数の信号電荷を、各画像信号記録要素に蓄積されていた信号電荷にそれぞれ加算して得られた複数の積分信号電荷をそれぞれ蓄積し、前記複数の積分信号電荷に基づく画像信号を出力することを特徴とする。

本発明の撮像素子において、前記CCDメモリは、4相駆動CCD又は3相駆動CCDであり、前記折り返し部分を介して隣接する2本のラインのうちの一方のラインにおいて用いられる連続した2つの転送電極と、前記2本のラインのうちの他方のラインにおいて前記2つの転送電極と隣接し連続する2つの転送電極において、前記一方のラインにおける2つの転送電極と前記他方のラインにおける2つの転送電極のうち、双方のラインにおける転送方向上流側にある転送電極同士、及び双方のラインにおける転送方向下流側にある転送電極同士を接続する2本の配線が用いられ、前記2本の配線が前記2本のライン間で交差する構成を具備することを特徴とする。

本発明の撮像素子において、前記折り返し部分を介して隣接する2本のラインが2組、各ラインの延伸方向が平行でありかつ折り返し部分が対向するように、各ラインの延伸方向において隣接して設けられ、前記2組の折り返し部分の間にはチャンネルストップ領域が形成され、前記2組のそれぞれの折り返し部分において前記2本の配線が用いられ、当該2本の配線は、前記チャンネルストップ領域の上で交差し、前記2組の間で接続された構成を具備することを特徴とする。

本発明の撮像素子において、前記CCDメモリにおける各転送段におけるチャンネルは、酸化膜を介して前記チャンネル上に形成された転送電極に予め設定された電圧が印加された際に電位井戸を前記チャンネル中に形成するように設定された不純物濃度をもつ第1の不純物領域と、前記電圧が印加された際に前記第1の不純物領域よりも深い前記電位井戸を形成する第2の不純物領域と、を具備し、隣接する2本のラインのうちの一方のライン中の転送段において前記第1の不純物領域から前記第2の不純物領域に向かう方向と、前記2本のラインのうちの他方のラインにおける前記第1の不純物領域から前記第2の不純物領域に向かう方向とは逆向きであり、前記一方のラインと前記他方のラインのうち転送方向の上流側にある上流側ラインの転送方向の末端にある転送段と、前記一方のラインと前記他方のラインのうち転送方向の下流側にある下流側ラインの転送方向の始点にある転送段とが、前記上流側ライン側に前記第1の不純物領域、前記下流側ライン側に前記第2の不純物領域をもつように構成された転送段で接続されたことを特徴とする。

本発明の撮像素子は、前記CCDメモリの転送動作において、前記最終転送段から前記

入力転送段への信号電荷の転送を行わない上書きモードと、前記最終転送段から前記入力転送段への転送動作を行った後で、前記光電変換部から出力された信号電荷を前記入力転送段に注入する動作を行う蓄積モードと、の２種類の動作モードをもつことを特徴とする。

本発明の撮像素子において、前記ＣＣＤメモリ中の一つの転送段には、所定の量を超えた信号電荷を前記ＣＣＤメモリの外に排出するゲートが接続されたことを特徴とする。

本発明の撮像装置は、前記撮像素子を用いて画像信号を得ることを特徴とする。

10

【発明の効果】

【００１７】

本発明は以上のように構成されているので、高速度撮像を行なう際に、高いＳ／Ｎ比で画像信号を得ることができる。

【図面の簡単な説明】

【００１８】

【図１】本発明の実施の形態となる撮像素子の構成を示す図である。

【図２】本発明の実施の形態となる撮像素子において用いられるＣＣＤメモリを２相駆動とした場合の構成の一例である。

【図３】本発明の実施の形態となる撮像素子において用いられるＣＣＤメモリを４相駆動とした場合の構成の一例である。

20

【図４】４本のライン間においてダブルツイストペア電極構造が用いられた場合の構成の一例を示す図である。

【図５】３相駆動のＣＣＤの場合にダブルツイストペア電極構造を用いた場合の構成の一例である。

【図６】一つの画素内に読み出し回路等を備えた場合に本発明を適用した構造の一例である。

【図７】一つの画素内に読み出し回路等を備えた場合に本発明を適用した構造における、上書きモード（ａ）、蓄積モード（ｂ）、読み出し時（ｃ）の動作を示す図である。

【図８】本発明の実施の形態となる撮像素子が用いられる撮像装置の構成を示す図である。

30

【図９】従来の画素周辺記録型撮像素子の構成の第１の例である。

【図１０】従来の画素周辺記録型撮像素子の構成の第２の例である。

【図１１】従来の画素周辺記録型撮像素子の構成の第３の例である。

【発明を実施するための形態】

【００１９】

以下、本発明の実施の形態に係る撮像素子について説明する。この撮像素子は２次元画像を取得するために用いられ、 M （横） $\times N$ （縦）個（ $M, N > 1$ ）の画素が２次元に配列されている。各画素においては、１個の光電変換部と、 K （ $K > 1$ ）個の画像信号記録要素が設けられている。 K 個の画像信号記録要素は、 K 個の転送段からなるＣＣＤである。各光電変換部が得た画像信号は、画像信号記録要素に一旦記憶された後に、垂直ＣＣＤで読み出され、更に水平ＣＣＤまで転送されて出力される。

40

【００２０】

図１は、この撮像素子１０の構成を示す図である。ここでは、単純化して $M = N = 2$ として示している。また、１画素における画像信号記録要素（ＣＣＤメモリ）の数は転送段の数となり、 $K = 38$ （図１の記載においては２区画で１転送段となっている）としている。従って、この撮像素子１０においては、３８コマ分の画像信号を画像信号記録要素に記憶することができる。

【００２１】

光電変換部２０は、 $p-n$ 接合を利用したフォトダイオードであり、光電変換部２０が受

50

光した光は信号電荷に変換される。この信号電荷は、入力ゲート 2 1 に電圧が印加される（入力ゲート 2 1 がオンされる）と、CCDメモリ 3 0 における転送方向の始点となる転送段である入力転送段 3 1 に入力する。この動作は、CCDの一般的な原理と同様である。

【0022】

CCDメモリ 3 0 は、一般的なCCD（電荷結合素子）であり、図 1 に示されるように蛇行して形成され、入力転送段 3 1 から最終転送段 3 2 まで信号電荷が転送される。最終転送段 3 2 は入力転送段 3 1 に接続して形成され、最終転送段 3 2 から入力転送段 3 1 への転送も可能となっている。すなわち、このCCDメモリ 3 0 は、環状の構成とされる。最終転送段 3 2 は、ドレインゲート 4 0 に接続され、最終転送段 3 2 まで転送された信号電荷は、ドレインゲート 4 0 に電圧が印加されるとドレイン 4 1 に転送される。ドレイン 4 1 は、一定の電位が設定される拡散領域であり、ドレイン 4 1 に信号電荷が入力されると、この信号電荷は電流としてドレイン 4 1 に接続された電極を介して外部に排出される。従って、ドレインゲート 4 0 に電圧を印加した場合には、最終転送段 3 2 がリセットされる。従って、この状態でこのCCDメモリにおける次の転送動作を行うと、入力転送段 3 1 がリセットされた状態となる。また、この構成により、最終転送段 3 2 まで転送された信号電荷は、その後に、ドレイン 4 1、入力転送段 3 1 のいずれかに選択されて転送される。CCDメモリ 3 0 の具体的構成については後述するが、このCCDメモリ 3 0 は、各転送段に信号電荷を蓄積（記憶）するために用いられている。

【0023】

また、入力転送段 3 1 から最終転送段 3 2 へ至る途中の転送経路における途中（図 1 中の右上）には、出力転送段 3 3 が設けられている。出力転送段 3 3 は通常のCCDにおける一つの転送段であるが、出力転送段 3 3 には、読み出しゲート 4 2 が接続され、読み出しゲート 4 2 に所定の電圧が印加された場合（読み出しゲート 4 2 がオンされた場合）には、出力転送段 3 3 中にある信号電荷は、垂直CCD 5 0 に転送される。すなわち、この構成により、出力転送段 3 3 まで転送された信号電荷は、次の転送段に転送される（すなわち、CCDメモリ 3 0 内に留まる）か、垂直CCD 5 0 に転送されるか、のいずれかとなる。

【0024】

垂直CCD 5 0 は、通常のインターラインCCDにおける垂直CCDと同様であり、始点から最下部の終点まで図 1 中の下向きに信号電荷を転送する。なお、垂直CCD 5 0 は、図 1 における画素の縦配列毎に設けられるため、図 1 においてはMの値に対応して2個（2列）設けられている。図 1 中の上下方向の異なる位置にある画素からの信号電荷は、垂直CCD 5 0 の異なる転送段に転送される。

【0025】

各垂直CCD 5 0 の終点には、水平CCD 6 0 が接続されており、転送された信号電荷はこの水平CCD 6 0 まで転送される。水平CCD 6 0 は、通常のインターラインCCDにおける水平CCDと同様であり、図 1 中では左方向に信号電荷を転送する。水平CCD 6 0 の終点まで転送された信号電荷は、出力部 6 1 において、逆バイアスされたpn接合となっているフローティングディフュージョン（図示せず）に注入され、その電位がアンプ（図示せず）で増幅され、この撮像素子 1 0 外部に出力される。

【0026】

なお、図示を省略しているが、図 1 における光電変換部 2 0 以外の領域、特に、CCDメモリ 3 0、垂直CCD 5 0、水平CCD 6 0 には、光電変換部 2 0 で得られた信号電荷以外の電荷が混入しない構成とすることが好ましい。このため、CCDメモリ 3 0、垂直CCD 5 0、水平CCD 6 0 には、光が入射して電荷を発生しないように、この上に金属で構成された遮光膜を形成することが好ましい。

【0027】

各画素から信号電荷を垂直CCD 5 0 に転送する動作は同時に行うことができ、垂直CCD 5 0 において各画素から注入された信号電荷は、水平CCD 6 0 まで順次転送され、

10

20

30

40

50

この各信号電荷は、水平ＣＣＤ６０中を左方向に順次転送されて出力される。この動作は、通常のインターラインＣＣＤと同様である。すなわち、この撮像素子１０は、各画素からの信号電荷の読み出し以降においては、通常のインターラインＣＣＤとして動作する。

【００２８】

この撮像素子１０における、メモリＣＣＤ３０中の動作を以下に説明する。まず、所定の撮像タイミング、積分時間で光電変換部２０で得られた信号電荷を、入力ゲート２１を介してメモリＣＣＤ３０中の入力転送段３１に転送する。この信号電荷をメモリＣＣＤ３０内で１段転送した後に、次の撮像タイミング、積分時間で光電変換部２０で得られた信号電荷を、新たに入力転送段３１に転送する。この動作を繰り返すことにより、画像信号記録要素の数だけの異なる撮像タイミングの撮像動作で得られた信号電荷を、メモリＣＣＤ３０における各素子（転送段）に順次蓄積、転送することができる。図１の例では、メモリＣＣＤ３０における素子の数は３８個であるため、３８回分の撮像動作により光電変換部２０で得られた信号電荷をメモリＣＣＤ３０中に蓄積することができる。なお、メモリＣＣＤ３０は各画素毎に設けられおり、メモリＣＣＤ３０に蓄積された信号電荷は、同一の光電変換部２０から異なる撮像タイミングで得られたものとなる。この動作は、非特許文献１、非特許文献２に記載された撮像素子と同様である。これにより、短い撮像タイミング間隔及び短い積分時間で得られた信号電荷を一時的にメモリＣＣＤ３０に記憶し、これを後で読み出して出力することができる。

10

【００２９】

この撮像素子１０においては、この後の各画素における動作モードとして、上書きモードと蓄積モードの２種類が存在する。

20

【００３０】

上書きモードにおいては、前記の通りに、ＣＣＤメモリ３０内の３８個の転送段が３８回分の撮像タイミングの信号電荷を記憶する。この直後には、最初の信号電荷は最終転送段３２にある。ここで、ドレインゲート４０をオンせずかつ入力ゲート２１もオンせずにメモリＣＣＤ３０における１回の転送動作を行えば、最初の信号電荷は、そのまま再び入力転送段３１に転送され、これを出力転送段３３まで再び順次転送することができる。最初の信号電荷が出力転送段３３まで転送されたら、次に読み出しゲート４２に所定の電圧を印加する（読み出しゲート４２をオンすることにより、出力転送段３３にある信号電荷は、垂直ＣＣＤ５０に注入される。読み出しゲート４２に電圧を印加したままでＣＣＤメモリ３０及び垂直ＣＣＤ５０における転送動作を順次行えば、次の信号電荷も同様にそのまま垂直ＣＣＤ５０に順次転送される。従って、ＣＣＤメモリ３０内に記録された画像信号を垂直ＣＣＤ５０で順次読み出すことができる。これにより、読み出された信号電荷はＣＣＤメモリ３０内から消滅するため、この転送段はリセットされる。その後、このリセットされた状態が最終転送段３２を介し、再び入力転送段３１に達する。この状態で新たに入力転送段３１に信号電荷を注入する、上書き動作が行われる。結局、新たな信号電荷をＣＣＤメモリ３０の全ての転送段に記憶させる上書き動作が行われる。

30

【００３１】

また、ＣＣＤメモリ３０内に記録された画像信号を垂直ＣＣＤ５０で読み出さない場合には、ＣＣＤメモリ３０において転送動作を行なう際にドレインゲート４０をオンすれば、記録された画像信号（信号電荷）は、ドレイン４１から排出される。この動作により、入力転送段３１の信号電荷はリセットされる。従って、この場合にも、上記と同様の上書き動作が行われる。

40

【００３２】

この上書きモードの動作を行う場合、光電変換部２０からの信号電荷がＣＣＤメモリ３０中の入力転送段３１に注入される際には、入力転送段３１はリセットされている状態である。従って、最新の３８コマ分の画像信号（信号電荷）がＣＣＤメモリ３０に記憶される。その後、この最新の３８コマ分の画像信号は、垂直ＣＣＤ５０、水平ＣＣＤ６０を介して読み出すことができる。この３８コマ分の画像信号を読み出す際には相当時間を要するが、これは、３８コマ分の画像信号をＣＣＤメモリ３０に一旦記憶させた後で行うため

50

、この読み出し時間は各コマ間の時間間隔とは無関係である。従って、各コマ間の時間間隔を短くすることが可能であり、高速度の撮像が可能である。この動作は従来の画素周辺記録型のCCDイメージセンサと同様である。

【0033】

次に、蓄積モードにおける動作について説明する。蓄積モードは、反復性のある事象の撮像を行う場合に特に好ましく用いられる。

【0034】

蓄積モードの動作において、CCDメモリ30に38コマ分の画像信号が記憶されるところまでは上書きモードと同様である。ただし、蓄積モードにおいては、読み出しゲート42及びドレインゲート40をオンせずにCCDメモリ30における次の転送動作を行う。これにより、蓄積された各信号電荷は1段ずつ転送され、最初の撮像タイミングで得られた信号電荷は、そのまま入力転送段31に再び転送される。この状態で、次の撮像タイミングで光電変換部20で新たに得られた信号電荷を、入力ゲート21を介して入力転送段31に注入する。この動作により、入力転送段31中に蓄積されていた信号電荷に、新たな撮像タイミングで得られた信号電荷が加わるため、入力転送段31にはこの2つの信号電荷が積算された積分信号電荷が蓄積される。この動作を順次行い、38素子分（1サイクル）の転送動作を行えば、CCDメモリ30のすべての転送段においては、2回分の画像信号が積算された積分信号電荷が蓄積される。CCDメモリ30においてこの積分動作をもう1サイクル行えば、更に画像信号を積分することができる。すなわち、この動作を所望のサイクル分繰り返すことにより、このサイクル分だけ画像信号を積分した積分信号電荷を蓄積、記憶することができる。

【0035】

その後の画像信号のCCDメモリ30からの読み出し動作は、上書きモードの場合と同様である。すなわち、CCDメモリ30における転送動作を行い、出力転送段33から、読み出しゲート42、垂直CCD50、水平CCD60を経由して各積分信号電荷を順次読み出すことができる。

【0036】

ただし、蓄積モードで得られた画像信号は、所定のサイクル分だけ積分された積分信号電荷による画像信号である。従って、1回の撮像では微弱な画像信号しか得られない現象でも、これを積分することによって、これを高いS/N比で得ることができる。従って、この撮像素子10で観察する（撮像する）現象が決まった周期で発生する場合、蓄積モードにおけるサイクル周期をこの周期と同期させた場合には、この現象を高いS/N比で撮像することが可能である。

【0037】

蓄積モードにおける1サイクル目の動作は、前記の上書きモードの場合と同様である。すなわち、蓄積モードにおいてこの撮像素子で実行される撮像方法においては、まず、CCDメモリ30（複数の画像記録要素）がリセットされた状態から1サイクル目の撮像動作を行い、得られた各信号電荷をCCDメモリ30で記憶する（上書きステップ）。ここでは、各信号電荷は、各転送段（画像記録要素）に注入され、蓄積される。次に、2サイクル目の撮像動作を行い、ここで得られた各信号電荷を、CCDメモリ30の各転送段に注入し、蓄積されていた電荷（信号電荷）に加算された積分信号電荷を改めてCCDメモリ30の各転送段で新たに蓄積する（蓄積ステップ）。この蓄積ステップは任意回数行うことができる。この場合には、蓄積ステップ毎に、各転送段において、蓄積されていた電荷（積分信号電荷）に新たな信号電荷が加算されたものが、新たな積分信号電荷として蓄積される。その後、CCDメモリ30から、蓄積された各積分信号電荷を順次読み出し、これに基づいた画像信号を出力する（読み出しステップ）。

【0038】

この際、上書きステップにおける複数の撮像動作の各撮像タイミングを基準として、複数の蓄積ステップにおける複数の撮像動作の各撮像タイミングを周期的とすれば、上記のサイクル周期は一定となる。従って、この周期で反復性がある事象の撮像においては、高

いS／N比で撮像を行うことが可能である。

【0039】

なお、上記の例では、ドレインゲート40の動作を、単純にオンとオフの2種類としていた。ここで、オンとは、最終転送段32にある信号電荷の全てをドレイン40に転送できる電圧を印加した場合であり、オフとは、この信号電荷が全く転送されない電圧を印加した（あるいは電圧を印加しない）場合である。しかしながら、ドレインゲート40に印加する電圧をこれらの中間の値とし、所定の量を越えた分の信号電荷だけをドレイン40に転送することも可能である。これは、CCDイメージセンサにおけるブルーミング（転送される信号電荷が転送可能な電荷量を超え、隣接する素子の信号電荷に混入する現象）を抑止するブルーミング抑止ゲートと同様の機能である。すなわち、読み出される画像信号におけるブルーミングが抑制されるようにドレインゲート40を機能させることも可能である。この動作は、上書きモードと蓄積モードのどちらにおいても行うことも可能である。なお、ドレインゲート40は、最終転送段32に限らず、このCCDメモリ30における任意の転送段に設けることが可能である。

10

【0040】

以上の構成により、上書きモードと蓄積モードとを適宜使い分け、この撮像素子10を用いて高速度撮像することができる。

【0041】

上記の撮像素子10における最大の特徴は、画素毎に設けられ、環状の構造をもつCCDメモリ30の存在である。このCCDメモリ30における画像信号記録要素（転送段）の数を確保するためには、複数の転送段が直線的に配置されて構成されたラインを複数本平行に、かつ隣接するライン間で互いの転送方向が逆向きになるように形成した構成が有効である。この構成により、CCDメモリ30において一時的に記憶する画像信号の情報を多くすることが可能となり、特に高速撮像において有利となる。

20

【0042】

以下では、この構成のCCDメモリ30について具体的に説明する。初めに、このCCDメモリ30を2相駆動とする場合について説明する。図2は、このメモリCCD30が2相駆動である場合において、転送方向が変わる点付近の構成を示す図であり、(a)はその平面図であり、(b)はこの場合のチャンネル付近の断面構造と信号電荷が転送される際の状況を印加パルス形状と共に模式的に示した図である。図2(a)において、中央左側のラインは転送方向が下向きであり、中央右側のラインは転送方向が上向きであり、下側端部の転送段によってこれらは接続されている。従って、信号電荷は中央左側のラインから中央右側のラインに転送される。

30

【0043】

この平面図（図2(a)）において、このCCDメモリ30における各素子（各転送段）におけるチャンネル領域は、不純物濃度が異なる2種類の領域で構成される。この2つの領域は、第1の不純物領域301と、第2の不純物領域302である。この2つの領域上には、酸化膜（図示せず）を介して転送電極が形成されている。チャンネル領域以外には、空乏層が形成されず、信号電荷が蓄積されないように、不純物濃度が高くされたり厚い酸化膜が形成されたチャンネルストップ領域303が形成されている。

40

【0044】

2相駆動の場合、CCD中において、同一パルスが印加される2種類の転送電極として、A1電極305、A2電極306が用いられる。A1電極305、A2電極306は、図2(b)上に示されるように、各転送段で交互に設定される。この構成では、隣接する転送段の転送電極は独立して設けられ、同一の転送段においては、同一の転送電極（同電位となる転送電極）が第1の不純物領域301上及び第2の不純物領域302上に存在する。

【0045】

CCDの動作原理に従い、第1の不純物領域301上の転送電極に所定の電圧が印加された場合にチャンネル中に電位井戸が形成されるように、第1の不純物領域301の不純

50

物濃度は設定される。また、第2の不純物領域302における不純物濃度は、図2(b)に示されるように、同一電圧が第2の不純物領域302上の転送電極に印加された場合に、第2の不純物領域302における電位井戸の深さが、第1の不純物領域301における電位井戸の深さよりも深くなるように設定される。また、一つの転送段においては、信号電荷の転送方向に対して、第1の不純物領域301が前、第2の不純物領域302が後に来る構成とされる。従って、この構成において、A1電極305、A2電極306の電位が交互にHigh、Lowとなる図2(b)右側に示されるような形状のパルス印加した場合、これに応じたチャンネル領域における電位井戸のエネルギーダイアグラムは、図2(b)に示された通りとなる。信号電荷(図中丸印で表示)は、この電位井戸における極小点に蓄積され、図示されるように、この極小点が順次移動することによって信号電荷が左側から右側に高効率で転送される。この構成は従来より知られる2相CCDの構成と同様である。

10

【0046】

ただし、この構成においては、図2(a)に示されるように、中央左側のラインにおいて上側から下側に向かって転送された信号電荷が、中央下側で折れ曲がり、この右側に隣接するラインにおいては下側から上側に向かって転送される。前記の通り、中央左側のラインの各転送段においては、上側に第1の不純物領域301が、下側に第2の不純物領域302が形成されている。右側のラインでは、これとは逆に、下側に第1の不純物領域301が、上側に第2の不純物領域302が形成されている。一番下側の変曲点となる転送段においては、左側に第1の不純物領域301が、右側に第2の不純物領域302が形成されている。すなわち、隣接する2本のラインのうちの一方のライン中の各転送段において第1の不純物領域301から第2の不純物領域302に向かう方向が、隣接する2本のラインのうちの一方と他方とで逆向きとなっている。また、転送方向の上流側にある上流側ライン(中央左側のライン)の転送方向の末端にある転送段と、転送方向の下流側にある下流側ライン(中央右側ライン)の転送方向の始点にある転送段とが、上流側ライン側に第1の不純物領域301、下流側ライン側に第2の不純物領域302をもつように構成された転送段で接続されている。

20

【0047】

この構成によれば、中央左側のラインから中央右側のラインに至るまで、上記の構成のA1電極305とA2電極306を転送電極として用い、信号電荷を転送することができる。この構成においては、第1の不純物領域301又は第2の不純物領域302に対応する領域に選択的にイオン注入すること等によって容易に製造することができる。この上の酸化膜、転送電極の形成については、従来より知られるCCDと同様に行うことができる。従って、従来より知られる通常の2相駆動CCDを製造する場合と同様に、この構造のCCDメモリを容易に製造することができる。なお、この不純物分布の構成は、2相駆動CCD以外にも用いることができる。

30

【0048】

なお、上記の例では2本のライン間についてのみ説明したが、3本以上のラインがある場合においても、隣接するライン間において同様の構成を用い、これらを接続することができることは明らかである。

40

【0049】

次に、CCDメモリ30を4相駆動とする場合について説明する。2相駆動CCDとした場合においては、各転送段における不純物分布に特徴があったのに対し、4相駆動とした場合においては、転送電極の構成に特徴がある。図3(a)は、この構成を上側から見た平面図であり、図3(b)は、この場合のチャンネル付近の断面構造と信号電荷が転送される際の状況を印加パルス形状と共に模式的に示した図である。

【0050】

この構成においては、同一パルスが印加される4種類の転送電極としてB1電極311、B2電極312、B3電極313、B4電極314が用いられる。転送はB1電極311からB4電極314の方向に向かって順次行われる。これらの電極下部におけるチャン

50

ネル部分においては、2相駆動の場合のような不純物分布を設ける必要はない。

【0051】

この構成において各転送電極に図3(b)右側に示す形状のパルス印加した場合、これに応じたチャンネル領域における電位井戸のエネルギーダイアグラムは、図3(b)に示された通りとなる。信号電荷は、この電位井戸における極小点に蓄積され、図示されるように、この極小点が順次移動することによって信号電荷が左側から右側に転送される。この構成は従来より知られる4相CCDの構成と同様である。なお、この構成においては、図3(b)から明らかなように、隣接(連続)する2つの転送電極、例えばB1電極311とB2電極312の直下のチャンネルを一つの素子、すなわち、一つの画像信号記録要素として考えることができる。

10

【0052】

ここで特徴的なのは、隣接するラインにおける転送電極を、図3(a)に示す構成を用いて接続することである。この構成においては、どちらのラインにおいても、B1電極311、B2電極312、B3電極313、B4電極314が、転送方向に向かって順次配列されている。ここで、転送方向は左のラインにおいては下側、右側のラインにおいては上側であるため、これらの順番は互いに逆方向となる。このため、B1電極311とB2電極312、及びB3電極313とB4電極314をそれぞれ2つの転送電極からなる組と考えると、左右のラインにおいては、それぞれの組における各転送電極の上下関係は逆転している。

【0053】

また、図中の1点鎖線Xは、画素の境界線である。すなわち、この1点鎖線Xの下側におけるCCDメモリは、この上側のCCDとは異なる画素の画像信号を記憶、転送する。チャンネルストップ領域303は、図示されるように、左右のラインの境界、及び上下の画素の境界部分に形成されている。

20

【0054】

この構成では、左右のラインにおいて、B1電極311とB2電極312、及びB3電極313とB4電極314とが隣接する。この場合、図示されるように、隣接するライン間において、B1電極311同士、B2電極312同士、B3電極313同士、B4電極314同士を、ラインの境界で交互に交差する2本の配線からなる電極構造(ダブルツイストペア電極構造)を用いて容易に接続することができる。すなわち、この構造では、一方のラインにおける連続した2つの転送電極と、他方のラインにおいてこの2つの転送電極と隣接し連続する2つの転送電極において、双方のラインにおける転送方向上流側にある転送電極同士(B1電極311同士、B3電極313同士)及び転送方向下流側にある転送電極同士(B2電極312同士、B4電極314同士)が2本の配線によって接続される。この2本の配線は、この2本のライン間(チャンネルストップ領域303)で交差する。

30

【0055】

これにより、一方のラインの各電極に転送パルス印加すれば、他方のラインの各電極にもこの転送パルスが印加される。図示されるように、画素の境界線X(チャンネルストップ領域303)をまたいで、異なる画素間の電極同士を接続することもできる。更に、図3(a)では隣接する2つのラインしか記載していないが、転送方向が逆方向となるラインが隣接している限りにおいて、3つ以上のラインがある場合においても同様である。すなわち、このダブルツイストペア電極構造を用いれば、転送方向が逆方向となるラインが隣接した構造において、4種類の転送パルス印加する構造を容易に形成することができる。4つのラインにおいてこのダブルツイストペア電極を用いた構成の一例を図4に示す。こうした構造は、転送方向が交互に逆転するラインを組み合わせる構成された前記のCCDメモリ30に特に好適である。また、画素の境界線Xをまたいで接続する構成とすることもできるため、1画素の面積においてCCDメモリが占める面積を小さくすることにも寄与する。この場合には、1画素の面積を小さくすることができ、チップの小型化に寄与する。あるいは、1画素の面積を一定とした場合には、光電変換部の占める面積を大

40

50

きくすることによって画像信号の S/N 比を更に高めることが可能である。図3に示されるように、画素が連続して形成されている領域（図3におけるXのそれぞれ上下の領域）では左右に隣接する画素間において電極が折り返した構造とされている。更に、これらの領域の端部（Xに隣接する箇所）においては、これらの領域間においてもこの電極が共通に使用されている。こうした構成は、直線的に構成したCCDを複数本平行に配列させて転送段の総数を確保した構成においては、特に有効である。

【0056】

なお、このダブルツイストペア電極構造は、4相駆動CCD以外においても用いることができる。図5は、この構造を3相駆動CCDに用いた例を上側から見た平面図である。この構造においては、C1電極321、C2電極322、C3電極323の3種類の電極が用いられ、それぞれに転送パルスが印加されることにより信号電荷の転送が行われる。この場合には、隣接するラインにおいて、C1電極321とC3電極323、C2電極322同士が隣接する構成とされる。この場合、C2電極322同士は、水平方向に延びた通常の電極構造により、C1電極321とC3電極323は、ダブルツイストペア電極構造を用いて接続される。画素の境界線X付近にC3電極323及びC1電極321がくる構成とすれば、ダブルツイストペア電極構造を用いて上下の画素間の電極を接続することも同様である。隣接する3つ以上のラインにおいてこれを用いることができることも同様である。

【0057】

このように、上記の構成の撮像素子10は、従来の撮像素子（CCDイメージセンサ等）と同様にして製造することができる。また、CCDメモリ30の構成を上記の通りとすることにより、CCDメモリ30が占める面積も最小限とすることができるため、画素面積あるいはチップ面積の増大も抑制される。従って、従来の高速撮像素子と比較して、低コストでこれを製造することができる。

【0058】

なお、撮像方式としてインターレース撮像（画素の奇数列と偶数列を交互に記録して読み出す方式）を行った場合には、実質的にCCDメモリ30の転送段の数の2倍の枚数（例えば $K=150$ の場合には300枚）の連続記録がCCDメモリ30で可能となる。更に、縦横に隣接する4画素の逐次記録・読み出しを行う構成とすれば、その4倍の枚数の連続記録も可能となる。

【0059】

なお、図2～5の構造は、撮像素子に限らず、複数の転送段が直線的に配置されて構成されたラインが複数本平行に形成され、隣接するライン間では転送方向が互いに逆方向となる構成を具備するCCDが用いられる半導体装置であれば、同様に用いることができることは明らかである。こうした撮像目的以外でこの構成のCCDメモリを用いる例としては、ディレイライン等がある。

【0060】

なお、図1の構成では、各画素からの信号電荷又は積分信号電荷を垂直CCD、水平CCDを用いて読み出していたが、例えばこれをCMOSスイッチを用いて読み出すことも可能である。すなわち、各画素からの信号電荷又は積分信号電荷の読み出し方法によらず高速度撮像が可能であり、画像の S/N 比を高くすることができることは明らかである。

【0061】

次に、図1の形態とは異なる画素構造をもつ場合にも、上記の構成のCCDメモリを用いた構成が有効である点について説明する。図6は、光電変換部とCCDメモリだけでなく信号読み出し回路等も画素内に備えた構成をもつ画素の構成の一例であり、図7（a）（b）（c）は、それぞれこの画素における上書きモード、蓄積モード、及び信号読み出し時の動作（信号電荷の流れ）について示す図である。

【0062】

図6の構成においては、光電変換部として、pn接合を利用したフォトダイオードではなく、CCDと類似のMOS構造を用いている。この場合、電荷蓄積ゲート71に電圧を

10

20

30

40

50

印加することにより、その直下において、光による信号電荷が蓄積される。この場合、光の入射方向については裏面照射、すなわち、この撮像素子における電荷蓄積ゲート71やCCDメモリの転送電極等が形成された側と反対側の面から光を入射させる方式とすることができる。電荷蓄積ゲート71への電圧印加を停止し、隣接する入力ゲート72をオンとすることにより、蓄積された信号電荷はCCDメモリ80の入力転送段81に転送される。CCDメモリ80は、前記の4相駆動とされ、図中のA1～A4に転送パルスを印加することにより、次の信号電荷が順次入力転送段81に転送され、既に入力転送段81に転送された信号電荷は最終転送段82まで図中の矢印で示された経路で転送される。この電極構成は、例えば前記のダブルツイストペア電極構造とすることができる。なお、CCDメモリ80等は、転送される信号電荷以外に電荷が発生することのないように、遮光された構成とされる。

10

【0063】

上書きモード（図7（a））においては、CCDメモリ80内を1周した信号電荷は、最終転送段82から読み出しゲート91をオンすることによって、フローティングディフュージョンアンプ92で電気信号として検知、増幅され、読み出し回路93を用いて読み出される。フローティングディフュージョンアンプ92、読み出し回路93は、例えば通常のCCD、CMOSイメージセンサ等に用いられているものと同様であるため、詳細は省略する。読み出し回路93の出力がこの画素からの出力となりこれは例えばCMOSスイッチング素子等を介して読み出すことが可能である。

【0064】

20

なお、ブルーミング防止ゲート94を入力ゲート72に接続し、信号電荷量がある所定の値を超えた場合に、この越えた分の信号電荷だけがブルーミング防止ゲート94を介してドレイン95に転送させることができる。この場合、この所定の値は、ブルーミング防止ゲート94に印加する電圧の設定によって調節することが可能である。この場合、CCDメモリ80でこの信号電荷が転送される際にも、ブルーミングが発生することが抑制される。

【0065】

上記の動作により、このCCDメモリ80において、短い撮像タイミング間隔で得られた画像信号（信号電荷）を一時的に記憶し、後でこれを読み出すことができる。この際、信号電荷はこのCCDメモリ80を1周して読み出され、入力転送段81はリセットされるため、CCDメモリ80には常に最新の画像信号が記憶される。

30

【0066】

蓄積モード（図7（b））の場合には、CCDメモリ80を1周して最終転送段82まで信号電荷を転送した後に、読み出しゲート91をオンとせずに、CCDメモリ80における転送動作を行う。これによって、最終転送段82に蓄積されていた信号電荷は、入力転送段81に転送される。ここで、前記の通りに入力ゲート72をオンとすれば、新たに電荷蓄積ゲート71下に蓄積された信号電荷を入力転送段81に転送することができ、入力転送段81中に既にある信号電荷に加算された積分信号電荷として蓄積される。この動作を繰り返すことにより、CCDメモリ80における各素子（転送段）における電荷を、2サイクル分の積分信号電荷とし、この積分信号電荷を順次転送することができる。

40

【0067】

蓄積モード後の読み出し時（図7（c））における動作は、蓄積モードにおいて複数サイクルだけこのCCDメモリ80中を周回し、かつ積分されて最終転送段82に戻ってきた信号電荷を、上書きモードの場合と同様に読み出す。なお、リセットゲート96をオンとすることにより、この信号電荷をドレイン95に転送し、排出することにより、リセットすることも可能である。

【0068】

以上の構成により、画素毎に増幅や信号読み出しを行う場合においても、上記の構成のCCDメモリ80を用いることにより、上書きモードと蓄積モードの動作を行わせることが可能である。特に、蓄積モードを用いることにより、反復性のある現象を撮像する際に

50

、高い S/N 比で画像を得ることができる。

【0069】

蓄積モードにおける撮像は、例えば、放射線計測において有効である。放射線計測においては、放射線を発生させ、その空間分布を測定（撮像）することが必要となる場合がある。放射線として、中性子線や γ 線等の検出は、シンチレータを用いて行われ、シンチレータを構成する蛍光材料がこれらの放射線によって発光する現象を観測する。従って、この発光の分布が放射線の分布に対応する。この際、1回毎の発光は微弱であるため、これを撮像してもこの発光の画像を高い S/N 比で得ることは困難である。こうした場合に、この放射線の発生を周期的にし、この周期をCCDメモリにおける1サイクルの周期と等しくすれば、 S/N 比の高い画像を得ることができる。あるクロック信号に基づいて放射線の発生が周期的となっている場合、このクロック信号を利用してCCDメモリの転送パルスを生成すれば、こうした動作は特に容易である。

10

【0070】

また、脳の機能を観測する実験等においても同様である。この実験においては、脳に加えた電氣的刺激によって脳で生じる蛍光を観測、撮像することがある。この場合、1回の蛍光の持続時間は短く、かつその強度も低い。こうした場合には、電氣的刺激のサイクルと上記のCCDメモリにおけるサイクルを同期させることにより、この蛍光の撮像を高 S/N 比で行うことができる。これらの例以外でも、反復性のある事象に対する撮像であれば同様の効果を奏することは明らかである。

20

【0071】

なお、撮像素子の上記の2つの例（図1、図6）においては、CCDメモリにおける入力転送段と最終転送段とを隣接させ、最終転送段から入力転送段への転送動作も可能とする構成とすることにより、上記の蓄積モードの動作を実現していた。しかしながら、こうした構成以外でも、異なる撮像タイミングで光電変換部から出力された複数の信号電荷を積算した積分信号電荷を画素内で一時的に記憶（蓄積）し、この積分信号電荷に基づく画像信号を出力できる構成であれば、同様の効果を奏することは明らかである。

【0072】

上記の撮像素子を用いて構成した撮像装置の構成の具体例を図8に示す。この撮像装置100においては、撮像される対象は図中の左側に存在する。この対象からの光は、レンズ（結像光学系）101、機械式シャッター102を介して、上記の構成の撮像素子103上の受光面104に入射する。レンズ101は、撮像対象からの光がこの受光面104上で結像するように設定される。この撮像素子103は、上記の通りの動作を行い、画像信号を読み出し線105を介してシリアルに出力する。一方、前記のドレインに排出される電荷（電流）は、ドレイン線106を介してアース側に流れる。

30

【0073】

読み出された画像信号は、ADコンバータ107によってデジタル信号に変換された後に、バッファメモリ108に一時的に記憶される。その後、画像信号処理装置109は、バッファメモリ108に記憶された画像信号を元にして、1コマずつの映像信号を作成し、出力する。モニタ110は、この映像信号を元にして撮像された画像の表示を行う。

【0074】

撮像素子103の動作をさせるために用いられるクロック信号を作成・調整するために、タイミングコントローラ111が用いられる。このクロック信号は、前記のCCDメモリ、垂直CCD、水平CCD等の転送電極や各種ゲート等に印加される。また、撮像素子103を駆動するための電源となる電圧供給部112が用いられる。

40

【0075】

この撮像素子103において前記の蓄積モードを行うためには、CCDメモリのサイクル時間（CCDメモリ中を1周分転送する時間）の設定が重要である。このため、トリガー信号発生部113がタイミングコントローラ111に接続される。トリガー信号発生部113には、例えば撮像する対象がある所定のパルスに基づいて周期的に行われる場合、このパルスが入力される。タイミングコントローラ111は、このパルスを元にしてCC

50

Dメモリのサイクル時間を設定し、これに応じてC C Dメモリにおける転送パルスを作成する。なお、撮像する事象が周期的でなくとも、撮像すべき現象の間隔に合わせてこのサイクル時間を設定することにより、同様の効果を奏することは明らかである。

【0076】

また、タイミングコントローラ111は、垂直C C D、水平C C Dの転送パルス等も作成し、これらを用いて撮像素子103を駆動する。

【0077】

また、撮像する対象の平均的輝度を測定し、その測定結果をトリガー信号発生部113に入力する設定とすることもできる。この場合、例えば、輝度が高い場合には上書きモード、低い場合には蓄積モードの動作を自動的に行わせるように、タイミングコントローラ111を制御することもできる。これにより、撮像する対象の輝度によらずに高速度撮像を行い、良好な画像を得ることができる。

10

【0078】

このように、本発明の撮像素子を用いて、高速度撮像を行うことができる。この他の構成の撮像装置を用いることもできることも明らかである。

【符号の説明】

【0079】

- 10、103、400、500、600 撮像素子
- 20、401、501、601 光電変換部
- 21、72、502 入力ゲート
- 30、80、402、602 C C Dメモリ（画像信号記録要素）
- 31、81 入力転送段
- 32、82 最終転送段
- 33 出力転送段
- 40 ドレインゲート
- 41、95 ドレイン
- 42、91 読み出しゲート
- 50、403、504、603 垂直C C D
- 60、404、503、604 水平C C D
- 61、405、605 出力部
- 71 電荷蓄積ゲート
- 92 フローティングディフュージョンアンプ
- 93 読み出し回路
- 94 ブルーミング抑止ゲート
- 96 リセットゲート
- 100 撮像装置
- 101 レンズ（結像光学系）
- 102 機械式シャッター
- 104 受光面
- 105 読み出し線
- 106 ドレイン線
- 107 A Dコンバータ
- 108 バッファメモリ
- 109 画像信号処理装置
- 110 モニタ
- 111 タイミングコントローラ
- 112 電圧供給部
- 113 トリガー信号発生部
- 301 第1の不純物領域
- 302 第2の不純物領域

20

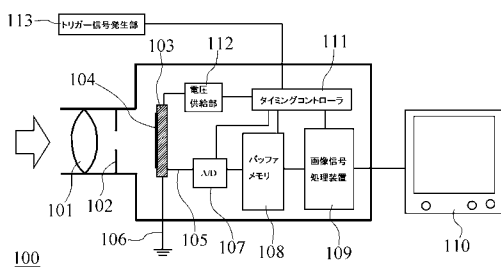
30

40

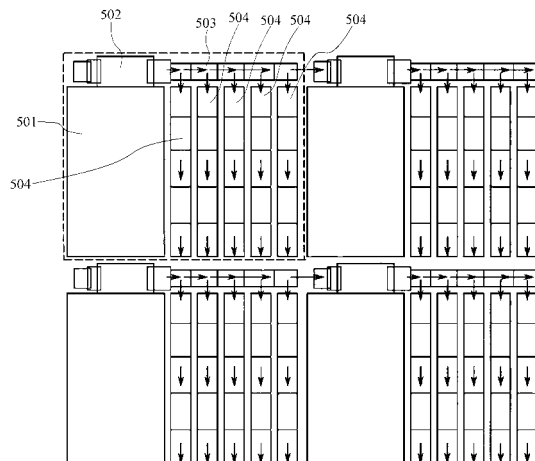
50

- 3 0 3 チャンネルストップ領域
- 3 0 5 A 1 電極（転送電極）
- 3 0 6 A 2 電極（転送電極）
- 3 1 1 B 1 電極（転送電極）
- 3 1 2 B 2 電極（転送電極）
- 3 1 3 B 3 電極（転送電極）
- 3 1 4 B 4 電極（転送電極）
- 3 2 1 C 1 電極（転送電極）
- 3 2 2 C 2 電極（転送電極）
- 3 2 3 C 3 電極（転送電極）

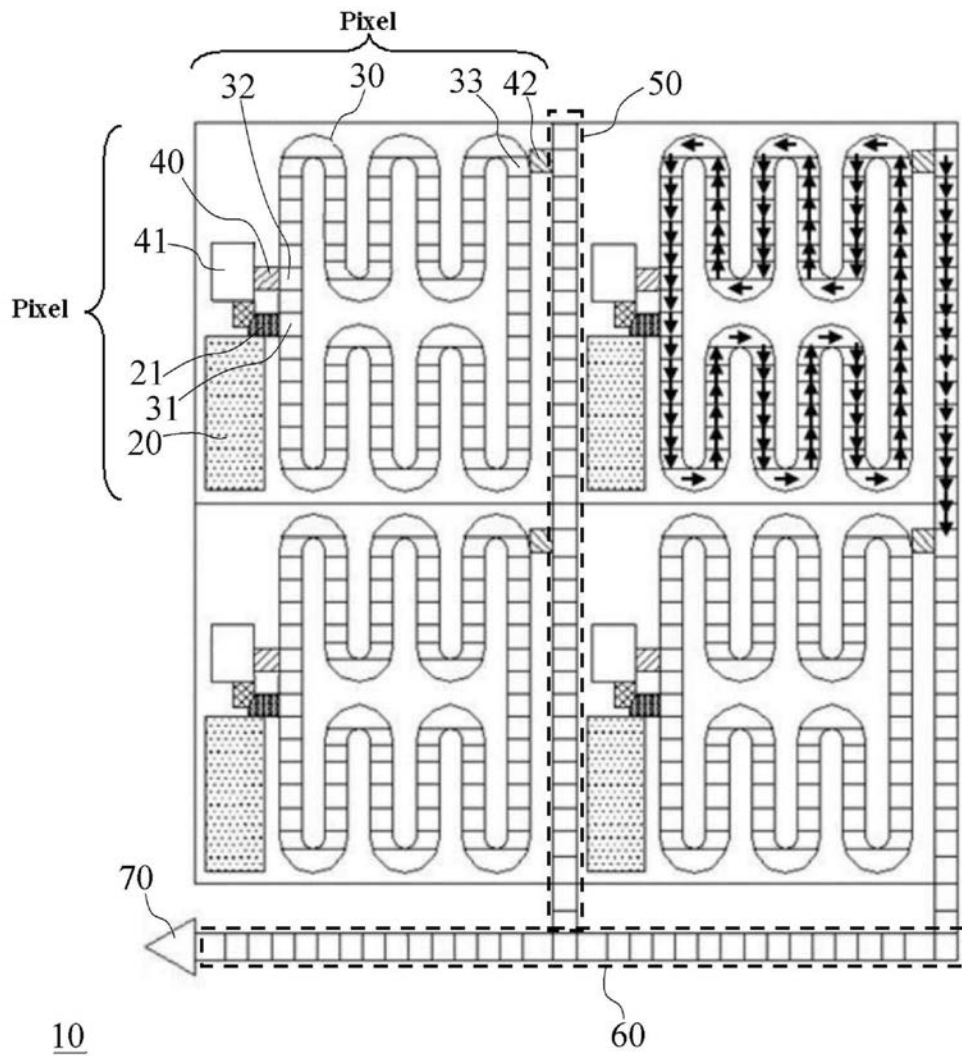
【図 8】



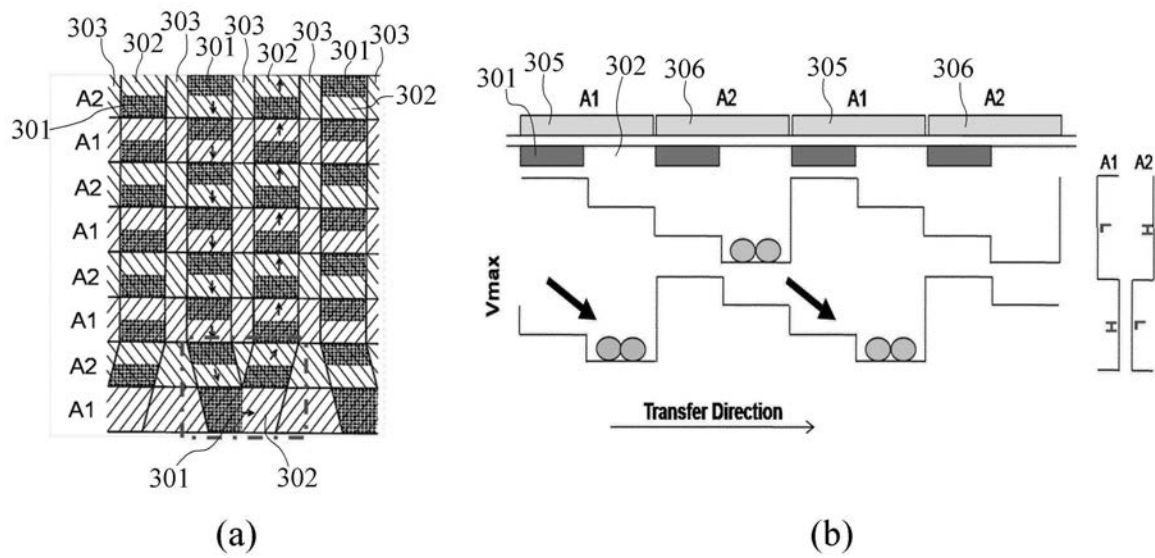
【図 10】



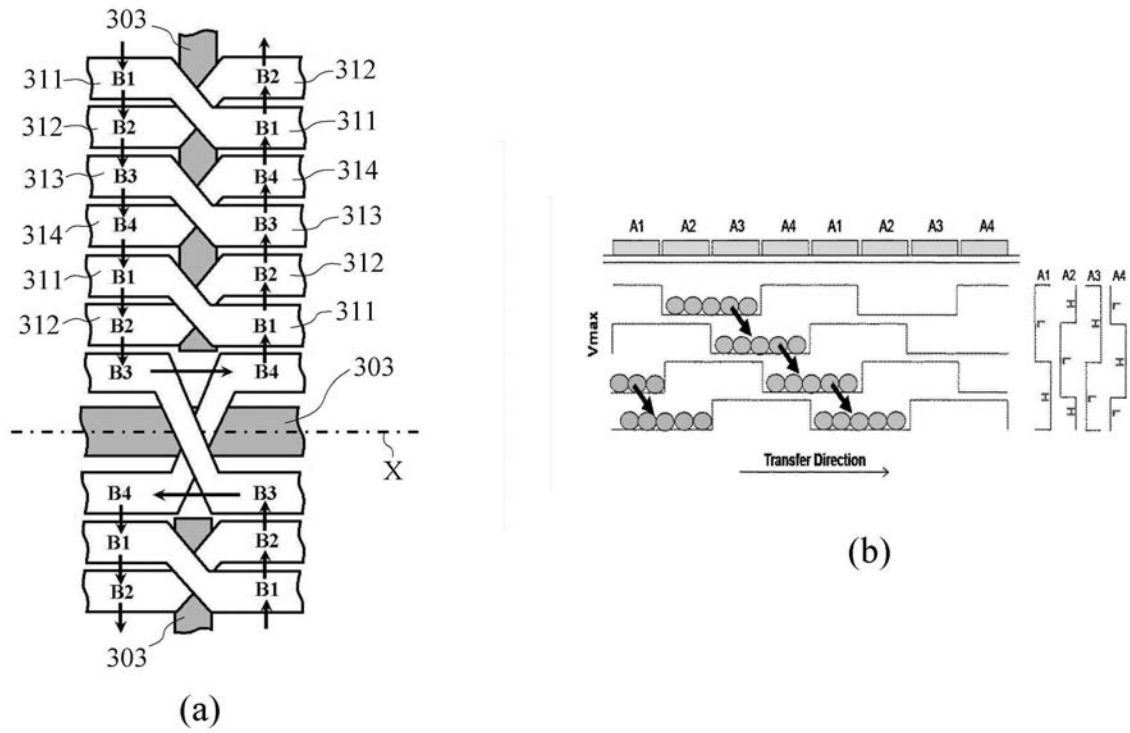
【図 1】



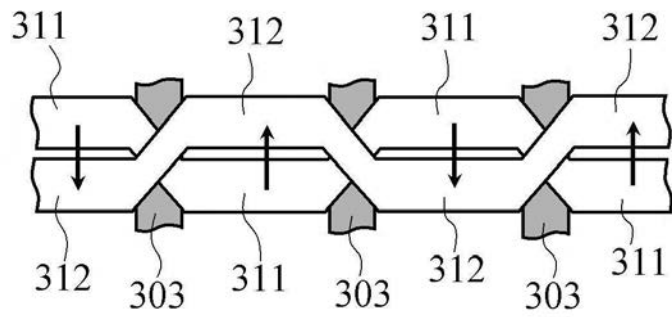
【図 2】



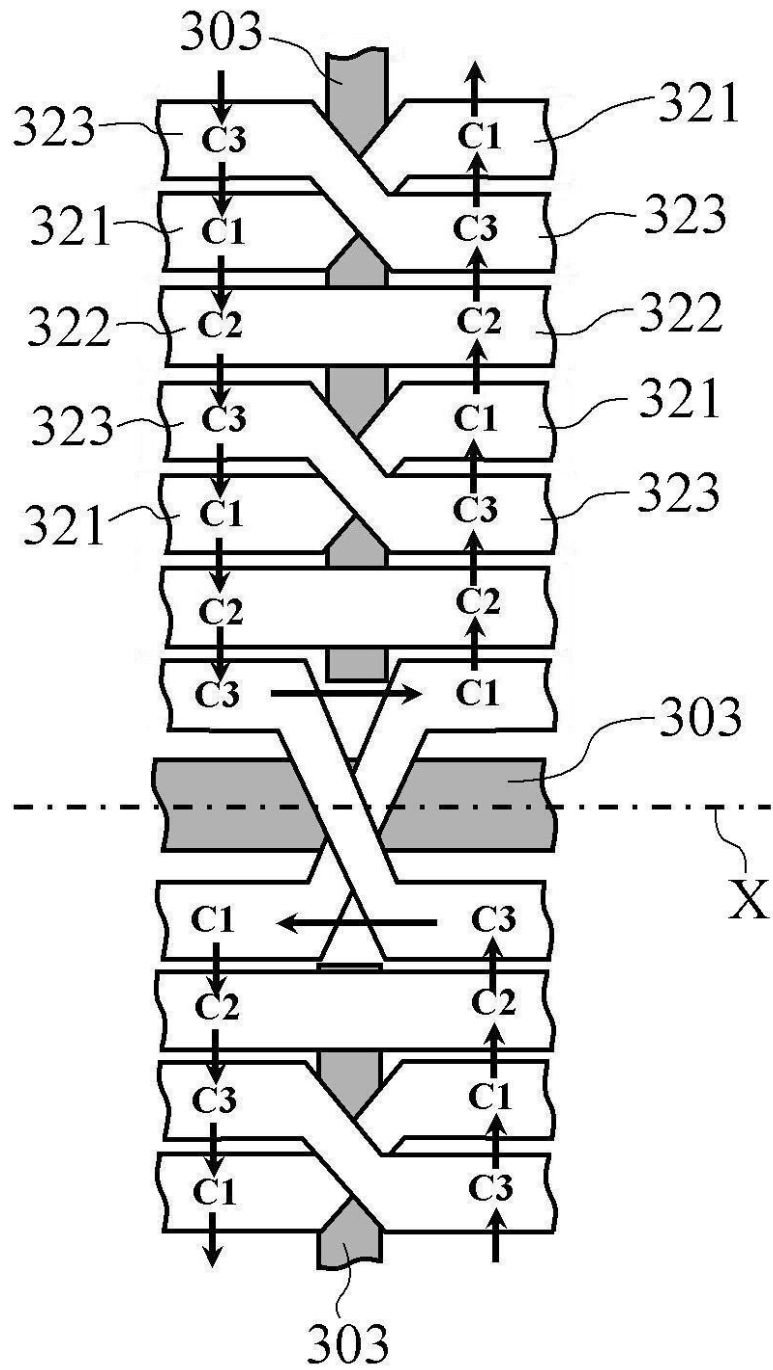
【図 3】



【図 4】

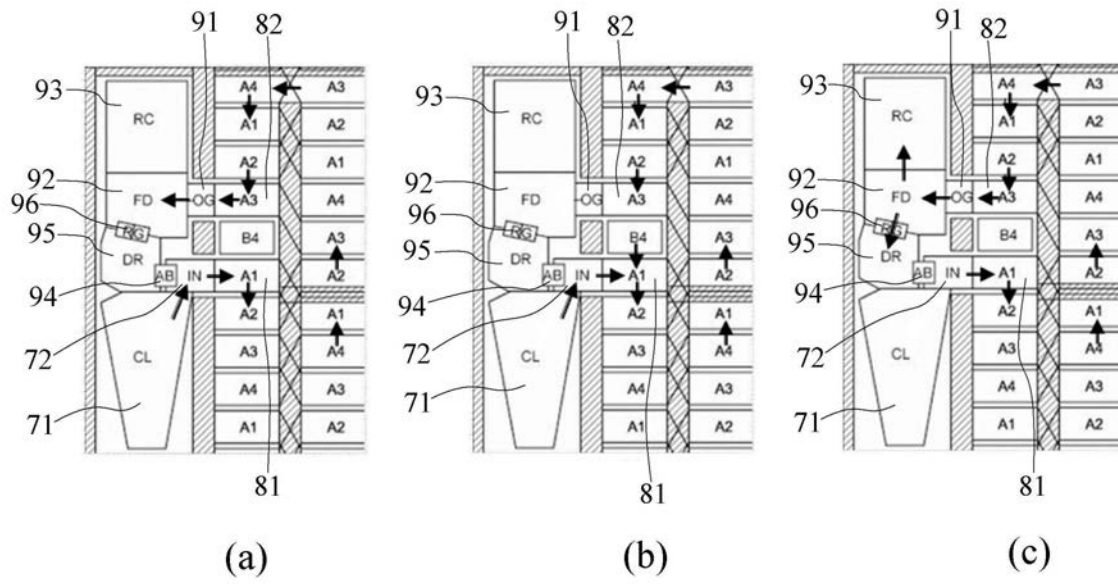


【図 5】

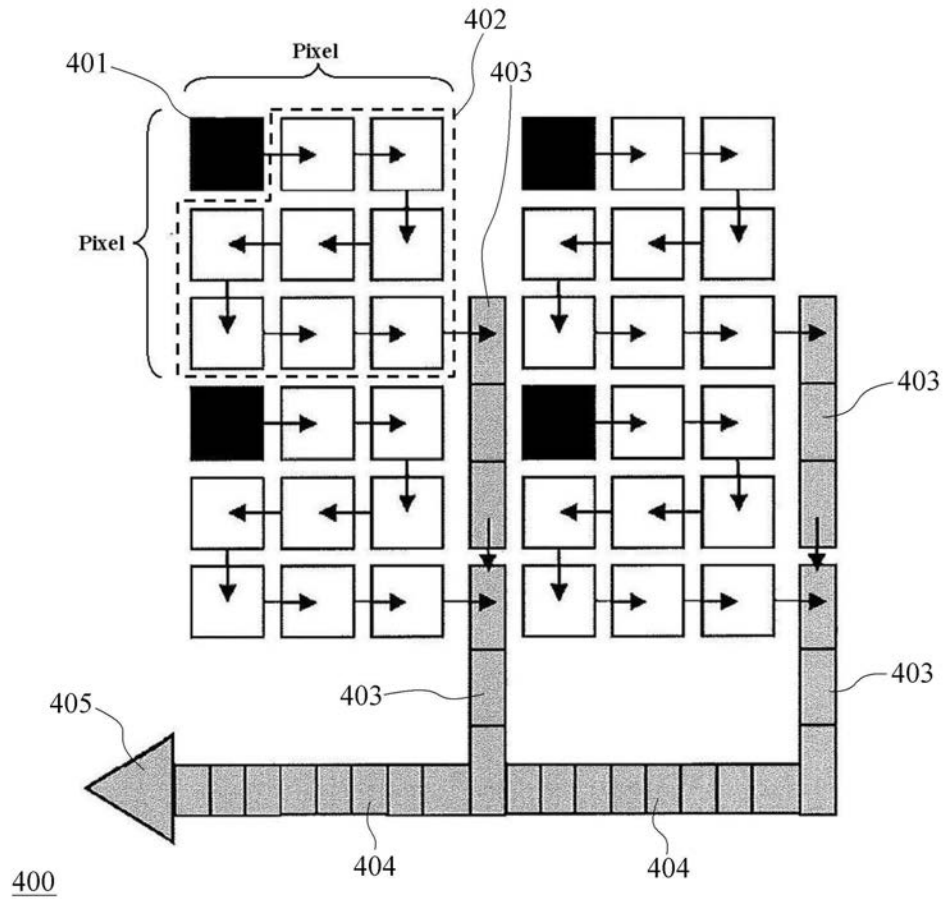


[illegible]

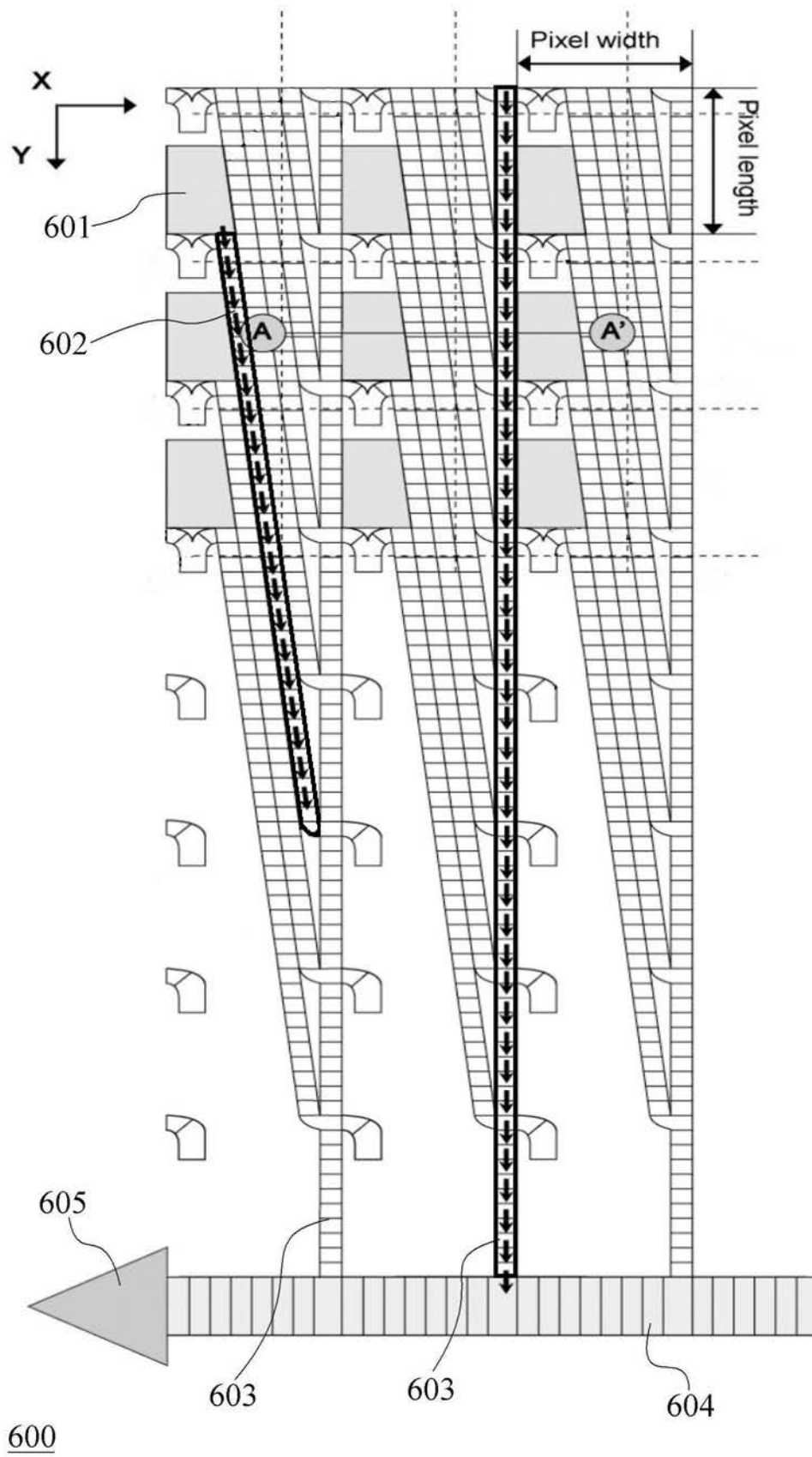
【図 7】



【図 9】



【図 11】



フロントページの続き

(74)代理人 100162363

弁理士 前島 幸彦

(72)発明者 呉田 昌俊

茨城県那珂郡東海村白方白根2番地4 独立行政法人日本原子力研究開発機構 東海研究開発センター 原子力科学研究所内

(72)発明者 新井 正敏

茨城県那珂郡東海村白方白根2番地4 独立行政法人日本原子力研究開発機構 東海研究開発センター 原子力科学研究所内

(72)発明者 江藤 剛治

大阪府箕面市粟生間谷東7丁目21番2号

(72)発明者 江藤 九重

大阪府箕面市粟生間谷東7丁目21番2号

(72)発明者 秋濃 俊昭

京都府京都市上京区歓喜寺前町5丁目5番1号

審査官 若林 治男

(56)参考文献 特開2004-080745 (JP, A)

特開昭60-163464 (JP, A)

特開平9-270504 (JP, A)

特開昭60-202962 (JP, A)

特開昭63-054879 (JP, A)

特表平10-507596 (JP, A)

特開平10-243284 (JP, A)

特開2001-075002 (JP, A)

(58)調査した分野(Int.Cl., DB名)

H04N 5/30 - 5/378

H04N 5/222 - 5/257